

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-298108

(P2003-298108A)

(43) 公開日 平成15年10月17日 (2003. 10. 17)

(51) Int.Cl.⁷

H 01 L 33/00

21/205

21/302

21/306

識別記号

201

F I

H 01 L 33/00

21/205

21/302

21/306

テーマコート^{*} (参考)

B 5 F 0 0 4

5 F 0 4 1

201 A 5 F 0 4 3

B 5 F 0 4 5

審査請求 有 請求項の数19 O.L (全 13 頁)

(21) 出願番号

特願2002-104114(P2002-104114)

(22) 出願日

平成14年4月5日 (2002. 4. 5)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 菅原秀人

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(74) 代理人 100075812

弁理士 吉武 實次 (外4名)

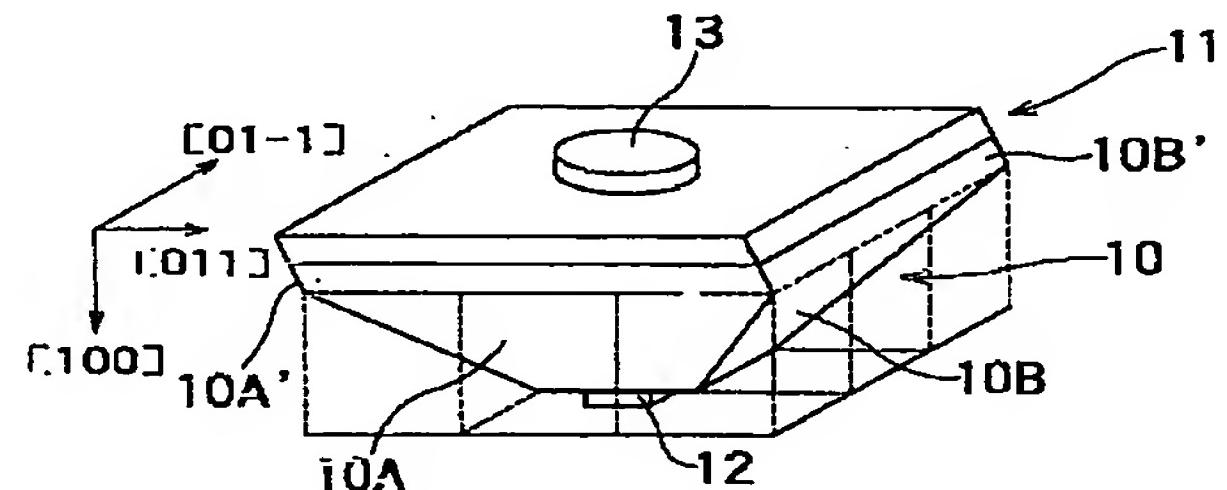
最終頁に続く

(54) 【発明の名称】 半導体発光素子およびその製造方法

(57) 【要約】

【課題】 輝度が高い半導体発光素子を提供する。

【解決手段】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaN基板の前記第1の面上に、前記GaN基板を透過する波長λの光を放射する発光層を形成する工程と、前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に高さ0.1λ以上3λ以下の複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする半導体発光素子の製造方法を提供する。また、この製造方法によって得られる素子を提供する。



【特許請求の範囲】

【請求項1】 GaP基板と、電流注入により前記GaP基板を透過する波長入の光を放射する発光層と、を備え、
前記GaP基板が、
前記発光層を設けた第1の面と、
前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、
前記第2の面に向けて狭まるように前記第2の面に対してほぼ等しい角度で傾斜し、前記発光層からの光の一部を外部に射出し、表面に複数の凹凸が形成された複数の側面と、
を有することを特徴とする半導体発光素子。

【請求項2】 前記複数の凹凸の高さが0.1μ以上3μ以下であることを特徴とする請求項1記載の半導体発光素子。

【請求項3】 前記第2の面が(100)面から[011]方向に角度θ(5°≤θ≤20°)傾斜した面からなることを特徴とする請求項1または請求項2記載の半導体発光素子。

【請求項4】 前記GaP基板の前記複数の側面が、
(1-11)面、またはこの面から所定の角度傾斜した面である第1の側面と、
(111)面からθ傾斜した面、またはこの面から所定の角度傾斜した面である第2の側面と、
(11-1)面、またはこの面から所定の角度傾斜した面である第3の側面と、
(1-1-1)面からθ傾斜した面、またはこの面から所定の角度傾斜した面である第4の側面と、
を有することを特徴とする請求項3記載の半導体発光素子。

【請求項5】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、
前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、

前記複数の側面に、MOCVD法により、Pを含むV族原料と、Gaを含むIII族原料と、を原料ガスとして、350°C以上700°C以下の成長温度で、GaPを再成長することにより、複数の凹凸を形成する凹凸形成工程と、
を備えることを特徴とする半導体発光素子の製造方法。

【請求項6】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、
前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側

面形成工程と、

前記複数の側面に、Pを含むV族原料と水素との混合ガス、または、水素、を雰囲気ガスとして、350°C以上1000°C以下の温度で、前記GaP基板の前記側面を熱分解する工程と、前記熱分解によって残ったGaからなるドロップレイトをエッチング液によりエッチング除去する工程と、により複数の凹凸を形成する凹凸形成工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項7】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、
前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、

前記複数の側面に、真空蒸着またはスパッタにより、Al、Ti、Sn、Ag、Auのいずれかからなる金属層を形成する工程と、前記金属層をエッチング液によりエッチング除去する工程と、により複数の凹凸を形成する凹凸形成工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項8】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、
前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、

前記複数の側面に、直径2μm以上3μm以下のアルミナを含む粒子を吹き付ける工程と、エッチング液によりエッチングする工程と、により複数の凹凸を形成する凹凸形成工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項9】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、
表面に複数の凹凸を有するダイシングブレードを用いて、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜し複数の凹凸を有する複数の側面を形成する側面形成工程と、

前記複数の側面をエッチング液によりエッチングして、前記複数の側面に複数の凹凸を形成する凹凸形成工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項10】 第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、

前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、

前記複数の側面に、ハロゲン光を照射しながらエッチング液によりエッチングすることにより、複数の凹凸を形成する凹凸形成工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項11】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaN基板の前記第1の面上に、前記GaN基板を透過する波長入の光を放射する発光層を形成する工程と、前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、

前記複数の側面に、GaN結晶が軟らかくなる軟化点まで加熱する工程と、加熱された前記複数の側面に表面に複数の凹凸を有する金型をプレスする工程と、により複数の凹凸を形成する凹凸形成工程と、

を備えることを特徴とする半導体発光素子の製造方法。

【請求項12】前記複数の凹凸の高さが0.1μm以上3μm以下であることを特徴とする請求項5乃至請求項11のいずれかに記載の半導体発光素子の製造方法。

【請求項13】記第2の面が(100)面から[011]方向に角度θ($5^\circ \leq \theta \leq 20^\circ$)傾斜した面からなることを特徴とする請求項5乃至請求項12のいずれかに記載の半導体発光素子の製造方法。

【請求項14】前記側面形成工程が、(1-11)面またはこの面から所定の角度傾斜した面である第1の側面と、(111)面からθ傾斜した面またはこの面から所定の角度傾斜した面である第2の側面と、(11-1)面またはこの面から所定の角度傾斜した面である第3の側面と、(1-1-1)面からθ傾斜した面またはこの面から所定の角度傾斜した面である第4の側面と、を形成する工程であることを特徴とする請求項13記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体発光素子およびその製造方法に関する。

【0002】

【従来の技術】可視光半導体発光素子(LED)は小型、低消費電力、高信頼性などの特徴を兼ね備え、広く表示用光源として用いられている。その発光の高輝度化が進めば屋外での表示機や通信用光源としての用途も飛躍的に広げることができる。実用化されている高輝度LED材料としてはAlGaAs、GaAlP、GaNなどがあり、赤色、橙色、黄色、緑色等の発光色で、低コストでの供給が行われている。

【0003】近時では、バンド構造が赤から緑色に対し直接遷移型を有するInGaNが、この波長範囲に

おける高輝度LED材料として、注目されてきた。その結晶成長法としては、GaAlAsやGaNなどの従来材料に使われてきた液相成長法(LPE)ではAlの偏析が大きく組成の制御が困難なことから、有機金属気相成長法(MOCVD)や分子線エピタキシー法(MBE)が用いられている。これらの成長方法では、InGaNは、格子整合するGaAs基板上に形成される。

【0004】もっとも、上記のGaAs基板は、InGaN活性層からの光に対して不透明である。このため、この不透明なGaAs基板を除去し、代わりに、InGaN活性層の発光波長に対し透明なGaN基板を接着して、比較的高輝度のLEDを得る方法が開発されている。図16は、このようなLEDを示す図である。InGaN系材料からなる発光層201は、透明なGaN基板200上に接着形成されている。この透明基板200は、側面200A、200Bを有し、これらの側面200A、200Bが傾斜している。これらの側面200A、200Bの傾斜角度は、必要に応じて変化させることができるが、図16のLEDでは、面方位の説明をし易くするため、図中上側の面に対して45°の傾斜角度とした例を示している。図16のLEDでは、透明基板200を用い、その透明基板200の第1の側面200A、第2の側面200B、を傾斜させているので、この側面200A、200Bからも発光層201の光が取り出され、光取り出し効率が高くなる。また、第1の側面200Aと対向する第3の側面200C、第2の側面200Bと対向する第4の側面200D、からも発光層201の光が取り出され、光取り出し効率が高くなる。ここで、GaN基板200は、面方位に傾斜がないジャスト基板であり、図17から分かるように、第1の側面200Aは(1-11)面に、第2の側面200Bは(111)面に、第3の側面200Cは(11-1)面に、第4の側面200Dは(1-1-1)面に、なる。

【0005】また、半導体発光素子の光取り出し効率をさらに高くする方法として、素子表面に発光波長程度(サブμm)の高さの複数の凹凸を設ける方法も用いられている。これは、素子の表面積を広げることで光の透過確立を向上させたり、実効屈折率の変化を利用したりして、光取り出し効率を向上させるものである。図16に示す素子においても、例えば、基板200の第1の側面200A、およびこれと対向する第3の側面200Cにその凹凸を形成することで、光取り出し効率を向上させることが可能である。ここで、GaN基板では、傾斜した側面を設けた場合、(1-11)面方向の傾斜面、および、これと対向する(11-1)面方向の傾斜面、にはウェットエッチングにより、凹凸を比較的容易に形成することができる事が知られている。このため、図16の素子の第1の側面200Aと、これと対向する第

3の側面200Cと、にはウェットエッチングにより凹凸を比較的容易に形成することができる。

【0006】

【発明が解決しようとする課題】従来のInGaAlP系半導体発光素子の光出力をさらに高くすることができれば、さまざまな用途に有効に使用できることは明らかである。本発明者は、このような素子を得るべく、さまざまな実験を繰り返した。その結果、上記のGaP基板200の第1の側面200Aおよび第3の側面200Cに加え、第2の側面200Bおよび第4の側面200Dにも凹凸を形成することで、これを実現できることを独自に知得した。

【0007】しかしながら、従来の技術常識では、このように側面200A、200B、200C、200Dの全面に凹凸を形成することは極めて困難であると考えられていた。これは、GaP基板200では、その側面200A、200B、200C、200Dに均等に凹凸を形成することが極めて困難であると考えられていたからである。

【0008】すなわち、GaP基板200の側面は、図16の場合、第1の側面200Aは(1-11)面となるが、第2の側面200Bは(111)面となる。そして第1の側面200Aには、上記のようにウェットエッチングにより比較的容易に凹凸が形成できるが、第2の側面200Bには、同様の方法で凹凸を形成することは困難となる。また、同様に、第1の側面200Aと対向する第3の側面200Cは(11-1)面となり比較的容易に凹凸が形成できるが、第2の側面200Bと対向する第4の側面200Dは(1-1-1)面となり凹凸を形成することが困難となる。また、各側面200A、200B、200C、200Dの傾斜角度を変化させ、例えば図中上側の面に対して60°の傾斜角度とした場合でも、同様に、第1の側面200Aおよび第3の側面200Cには凹凸を形成しやすくなるが、第2の側面200Bおよび第4の側面200Dには凹凸を形成しにくくなる。

【0009】このように、基板200の側面に凹凸を形成する場合、基板側面には多くの結晶面方位が存在するので、面方位に依存したエッティングレートを示す化学エッティングでは、凹凸の一様な形成が難しい。このため、基板の側面の全面に凹凸を形成する構造は、実現するに至っていなかった。

【0010】しかし、本発明者は、従来よりもさらに光出力が高いInGaAlP系半導体発光素子を得るべく、基板の側面に光取り出し効率を高くするための凹凸を均一に形成する製造方法について、さまざまな実験を繰り返した。その結果、面方位への依存が少ない凹凸の製造方法を独自に知得し、これを実現するに至った。また、上記の製造方法を用い、さらに、上記のGaP基板200を(100)面から[011]方向に5°～20

°傾斜した傾斜基板(オフ基板)とすることで、さらに輝度が高いLEDを実現するに至った。

【0011】本発明は上述した課題の認識に基づくもので、その目的は、GaP基板を用いた半導体発光素子の製造方法であって、上記基板の任意の側面に光取り出し効率を高くするための凹凸を製造する方法を提供することである。また、この製造方法を用いて、光出力が高い半導体発光素子を提供することである。

【0012】

【発明を解決するための手段】本発明の半導体発光素子は、GaP基板と、電流注入により前記GaP基板を透過する波長λの光を放射する発光層と、を備え、前記GaP基板が、前記発光層を設けた第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、前記第2の面に向けて狭まるように前記第2の面に対してほぼ等しい角度で傾斜し、前記発光層からの光の一部を外部に射出し、表面に複数の凹凸が形成された複数の側面と、を有することを特徴とする。

【0013】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長λの光を放射する発光層を形成する工程と、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に、MOCVD法により、Pを含むV族原料と、Gaを含むIII族原料と、を原料ガスとして、350°C以上700°C以下の成長温度で、GaPを再成長することにより、複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする。

【0014】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長λの光を放射する発光層を形成する工程と、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に、Pを含むV族原料と水素との混合ガス、または、水素、を雰囲気ガスとして、350°C以上1000°C以下の温度で、前記GaP基板の前記側面を熱分解する工程と、前記熱分解によって残ったGaからなるドロップレイトをエッティング液によりエッティング除去する工程と、により複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする。

【0015】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長λの光を放射する発光層を形成する工程と、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等

しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に、真空蒸着またはスパッタにより、Al、Ti、Sn、Ag、Auのいずれかからなる金属層を形成する工程と、前記金属層をエッチング液によりエッチング除去する工程と、により複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする。

【0016】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に、直径2μm以上3μm以下のアルミナを含む粒子を吹き付ける工程と、エッチング液によりエッチングする工程と、により複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする。

【0017】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、表面に複数の凹凸を有するダイシングブレードを用いて、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜し複数の凹凸を有する複数の側面を形成する側面形成工程と、前記複数の側面をエッチング液によりエッチングして、前記複数の側面に複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする。

【0018】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に、ハロゲン光を照射しながらエッチング液によりエッチングすることにより、複数の凹凸を形成する凹凸形成工程と、を備えることを特徴とする。

【0019】また、本発明の半導体発光素子の製造方法は、第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長入の光を放射する発光層を形成する工程と、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成する側面形成工程と、前記複数の側面に、GaP結晶が軟らかくなる軟化点まで加熱する工程と、加熱された前記複数の側面に表面に複数の凹凸を有する金型をプレスする工程と、により複数の凹凸を形成する凹凸形成工程と、を備えること

を特徴とする。

【0020】

【発明の実施の形態】以下、図面を参照にしつつ本発明の実施の形態について説明する。本実施形態の特徴の1つは、図1、図2から分かるように、透明基板10の側面10A、10B、10C、10Dを傾斜させ、さらに、この側面10A、10B、10C、10Dのすべてに所定の製造方法により複数の凹凸(フロスト)を設けた点である。これにより、発光輝度および光取り出し効率が高く、光出力が高い素子を提供することができる。以下、凹凸の製造方法を変えた7つの実施の形態について説明する。

【0021】(第1の実施の形態)図1は、本発明の第1の実施の形態の半導体発光素子の断面斜視図である。また図2は、図1の素子の断面図であり、図2(a)は[01-1]方向から見た図、図2(b)は[011]方向から見た図である。

【0022】半導体発光素子は、GaP基板10と、電流注入により前記GaP基板10を透過する波長入の光を放射する発光層11と、を備える。本実施形態では、この波長入を650nmとしている。上記のGaP基板10は、上記発光層11を設けた裏面(第1の面)10Rと、この裏面10Rと対向し(100)面から[011]方向に15°傾斜した面からなる主面(第2の面)10Mと、を有する。主面10Mは、裏面10Rよりも小さい面積を有する。この主面10Mと裏面10Rとの間には、主面10M側に向けて狭まるように、4つの側面10A、10B、10C、10Dがある。この4つの側面10A、10B、10C、10Dは、主面10Mに対して約45°傾斜し、表面に高さ0.1λ以上3λ以下の複数の凹凸が形成され、上記発光層11からの光の一部を外部に射出する。図17から分かるように、第1の側面10Aは(1-11)面、第2の側面10Bは(111)面から15°傾斜した面、第1の側面10Aと対向する第3の側面10Cは(11-1)面、第2の側面10Bと対向する第4の側面10Dは(1-1-1)面から15°傾斜した面、である。また、第1乃至第4の側面10A、10B、10C、10Dと、裏面10Rと、の間には、へき開によって形成された第1乃至第4のへき開面10A'、10B'、10C'、10D'が形成されている。GaP基板10が15°傾斜した基板であるため、第2のへき開面10B'、および第4のへき開面10D'は、垂直方向から15°傾斜した面となる。

【0023】上記の発光層11には、p側電極12と、n側電極13と、から電流が注入される。この発光層11は、より詳しくは、図2(b)から分かるように、p型のGaP基板10上に、p型InGaAlP接着層6、p型InAlPクラッド層5、InGaAlP活性層4、n型InAlPクラッド層3、n型InGaAl

P電流拡散層2、が順次形成された構造である。またn側電極13は、n型GaAsコンタクト層1、n側電極本体13'が順次形成された構造である。このn側電極13およびp側電極12からの電流注入により、発光層11の活性層4は、波長λの光を放射する。この光は、図中上側から取り出される。また、この光は、GaP基板10の第1乃至第4の側面10A、10B、10C、10Dからも取り出される。

【0024】以上説明した図1、図2の半導体発光素子では、GaP基板10が発光層11からの光に対して透明で、GaP基板10の第1乃至第4の側面10A、10B、10C、10Dを傾斜させたので、この第1乃至第4の側面10A、10B、10C、10Dから光を取り出し、光取り出し効率を高くすることができる。

【0025】また、図1、図2の半導体発光素子では、GaP基板10の側面10A、10B、10C、10Dに高さ0.1λ以上3λ以下の複数の凹凸を設けたので、光取り出し面となる側面10A、10B、10C、10Dの表面積を増加させ、さらに光取り出し効率を高くすることができる。この結果、図1、図2の半導体発

n型InGaN層15
n型GaAs層1
n型InGaAlP層2
n型InAlP層3
アンドープInGaN活性層4
p型InAlP層5
p型InGaAlP層6

上記結晶層はすべてn型GaAs基板14に格子整合して成長されている。成長原料としては、例えばGa源としてトリメチルガリウムやトリエチルガリウム、In源としてはトリメチルインジウムやトリエチルインジウム、Al源としてはトリメチルアルミニウムやトリエチルアルミニウム、P源としてはホスフィンやターシャリブチルホスフィン、などを用いることができる。また、n型およびp型の不純物としてはそれぞれモノシラン、ジメチルジンクを用いた。なお、n型GaAs基板14は、活性層4からの光に対して不透明である。

【0028】(2) 次に、図4に示すように、厚さ150μm～250μmのp型GaP基板10を発光層11のp型InAlP接着層6上に貼り付ける。p型GaP基板10の正面10Mは、n型GaAs基板14の正面と面方位が一致するように、(100)面から[011]方向に15°傾斜した面となるようにする。発光層11は、このp型GaP基板10の裏面10Rに接着する。

【0029】(3) 次に、図5に示すように、n型GaAs基板14をエッチングにより除去する。このとき、n型InGaN層15を設けているため、n型GaAs基板14を選択的にエッチングすることができる。

【0030】(4) 次に、図6に示すように、GaP基

光素子では、光出力が高い半導体発光素子を提供することができる。本発明者の実験によれば、凹凸を設けることにより光出力が10%上昇し、凹凸構造形成による光取り出し効率の向上を確認できた。

【0026】次に、図1、図2の半導体発光素子の製造方法について、図3～図8を参照にして説明する。本実施形態の製造方法の特徴の1つは、図7に示すように、MOCVD法によるGaPの再成長により凹凸を形成した点である。

【0027】(1) まず、図3から分かるように、(100)面から[011]方向に15°傾斜した正面を持つn型GaAs基板14を、有機溶剤や硫酸系エッチャントでクリーニングした後、MOCVD炉内に入る。その後、基板を730°Cに加熱し、n型GaAs基板14の正面に、P原料と適当な3族原料を供給して、n型InGaPエッチングストップ層15を成長する。次いで、n型GaAsコンタクト層1からp型InGaAlP接着層6までの発光層11を連続に成長する。これらの層の成長膜厚を以下に示す。

0.05 (μm)
0.01
3.0
1.0
0.5
1.0
0.05

板10の上面にSiO₂膜20にてカバーを行った後、GaP結晶10をブレードによってハーフダイシングし、第2、第4の側面10B、10D、および第1、第3の側面10A、10Cを形成する。

【0031】(5) 次に、図7に示すように、GaP基板10の側面10A、10B、10C、10Dに、MOCVD法によるGaPの再成長により、凹凸を形成する。具体的には、ハーフダイシング部の破碎層を塩酸系のエッチング液によるエッチングで除去した後、MOCVD炉に導入しGaPの再成長を行う。GaPの再成長の工程は、まず、成長炉内に、水素と、V族原料であるPH₃と、を供給してウェハの雰囲気をつくる。次に、ウェハの温度を昇温し、成長温度650°Cに達した後、III族原料であるTMGを炉内に導入して、GaPの再成長を開始する。再成長時のV/III比は150としている。成長終了時にはTMGの供給を停止して、水素とPH₃の雰囲気の下、ウェハの温度を降温する。

【0032】(6) 次に、図8に示すように、SiO₂膜20を除去し、へき開によりへき開面10B'、10D'、10A'、10C'を形成して素子分離を行い、p-n各電極12、13を形成し、図1、図2の素子が得られる。

【0033】以上説明した本実施形態の製造方法では、

図7に示したように、MOCVDによるGaPの再成長を用いることにより、4つの側面10A、10B、10C、10Dにはほぼ均等に、所望の凹凸構造を形成することができる。本発明者が鋭意行った実験の結果からは、再成長時の成長温度と成長原料のモル流量比(V/III比: PH₃/TMG)によってその成長層の状態を制御でき、それぞれ350°C以上700°C以下、10以上200以下の成長条件にて、所望の凹凸構造を形成することができた。この理由は、次のように解析される。

【0034】すなわち、GaP基板11を用いてMOCVD法によりGaP膜の結晶成長を行う場合、平坦なGaP膜を形成するためには、GaP基板の(100)を用いることが望ましい。つまり、本実施形態の素子の側面は、平坦なGaP膜を形成するためには、本来望ましくない面である。しかしながら、平坦な膜が得にくい面であることにより、かえって凹凸の膜が得やすくなる。また、成長温度を350°C以上700°C以下とし、通常のGaPの成長温度よりも低めに設定することで、さらに凹凸の膜が得やすくなる。この結果、所望の凹凸が形成できると解析される。なお、V/III比は、通常のGaPの結晶成長とほぼ同程度であるので、結晶成長に特殊な装置を用いる必要はない。

【0035】これに対し、従来は、凹凸の形成には、主にウェットエッチングが用いられていました。しかし、この方法では、(1-11)面方向の傾斜面および(11-1)面方向の傾斜面には凹凸を形成できるが、(111)面方向の傾斜面および(1-1-1)面方向の傾斜面に凹凸を形成することは極めて困難であった。このため、本実施形態のように、第2の側面10B、および、第4の側面10D、に凹凸を形成することは極めて困難であると考えられていた。

【0036】また、以上説明した本実施形態の製造方法では、GaAs基板14を(100)面から[011]方向に15°傾斜したオフ基板としたので、InGaAIP系材料からなる発光層11の発光輝度を高くすることができます。また、この発光層11に接着するGaP基板10を、(100)面から[011]方向に15°傾斜したオフ基板としたので、発光層11とGaP基板10とで結晶の方向が一致しており、動作電流や動作電圧が上昇しない。

【0037】以上説明した図1、図2の半導体発光素子では、正面10Mと、側面10A、10B、10C、10Dと、のなす角度を45°としたが、これを他の角度とすることも可能である。ただし、側面10A、10B、10C、10Dはダイシングにより形成する(図6)ので、それぞれの側面10A、10B、10C、10Dと、正面10Mと、のなす角度は互いに等しくなるようにする。互いに等しくなるようにしないと、製造方法が極めて複雑になってしまうからである。そして、本実施形態の製造方法を用いれば、異なる面方位からなる

側面10A、10B、10C、10Dのいかなる面に対しても凹凸構造の形成が可能である。

【0038】また、図1、図2の半導体発光素子では、GaP基板10を、(100)面から[011]方向に15°傾斜した傾斜基板としたが、これを(100)面から[011]方向に5°～20°傾斜した傾斜基板とすれば、発光層11の発光輝度を高くする効果を得ることができる。

【0039】また、GaP基板10を、面方位に傾斜がないジャスト基板とすることもできる。ジャスト基板を用いた場合は、第1の側面10Aは(1-11)面、第2の側面10Bは(111)面、第3の側面10Cは(11-1)面、第4の側面10Dは(1-1-1)面、となる。この場合も、従来のウェットエッチングによる凹凸の形成方法では、第1の側面10Aと第3の側面10Cには凹凸を形成できるが、第2の側面10Bと第4の側面10Dには凹凸の形成が困難であった。しかし、本発明の凹凸の製造方法を用いれば、いかなる面に対しても凹凸構造の形成が可能である。

【0040】(変形例)図9は、本発明の第1の実施の形態の半導体発光素子の変形例を示す図である。図9の素子の特徴の1つは、基板10に、マウント補助側面16A、16B、16C、16Dを設けた点である。他の主要な部分の構成は第1の実施の形態(図1、図2)と同様であり、第1の実施の形態と同様の構成部分には同じ番号を示した。

【0041】図9の素子では、マウント補助側面16A、16B、16C、16Dを設けたので、さらに歩留まりを高くすることができる。即ち、図9の素子を使用する場合、通常、n側電極12および正面10Mを、銀ペースト等の接着剤を用いて、n側リードフレーム上にマウントする。このマウントの際に、図9の素子では、正面10Mおよびn側電極12に加えて、マウント補助側面16A、16B、16C、16Dにも銀ペーストを接着することができるので、高い接着強度を得ることができます。

【0042】また、不透明な銀ペーストでマウント補助側面16A、16B、16C、16Dを覆っても、4つの側面10A、10B、10C、10Dから発光層11の光を取り出すことができるので、光取り出し効率は低下しない。このため、図9の素子では、光取り出し効率を低下させることなく、n側電極12とn側リードフレームとの剥離を生じにくくし、歩留まりを高くすることができる。

【0043】図9では、マウント補助側面16A、16B、16C、16Dがほぼ垂直になる例を示しているが、この面を、図中上側の裏面10R側が広くなるようわずかに傾斜させることもできる。このようにすると、上記のAgペーストを熱処理により硬化させる時に、表面張力により銀ペーストが光取出し面となる側面

10A、10B、10C、10Dに這い上がるのを効果的に防止することができる。

【0044】また、図9の素子では、マウント補助側面16A、16B、16C、16Dに、側面10A、10B、10C、10Dと同様の凹凸を設けることもできる。凹凸を設ければ、上記のAgペースト這い上がりをさらに効果的に防止することができる。このマウント補助側面16A、16B、16C、16Dへの凹凸の形成は、側面10A、10B、10C、10Dへの凹凸の形成と同様の方法で行うことができる。なお、マウント補助面16A、16B、16C、16Dがほぼ垂直になる場合は、ウェットエッチングによる方法でも、4つのマウント補助面16A、16B、16C、16Dにはほぼ均等に凹凸を形成できる。

【0045】(第2の実施の形態) 第2の実施の形態は、図10から分かるように、凹凸の形成を、MOCVD炉内におけるGaP結晶11の熱分解を用いて行っている。素子の形状は図1、図2と同じである。また、製造方法については、凹凸の形成以外は(図3～図6、図8)、第1の実施の形態と同様である。以下では、図10を参照にして、凹凸の形成方法について説明する。

【0046】まず、第1の実施の形態と同様に、SiO₂膜20にてカバーを行いながらウェハのハーフダイシング部の破碎層を塩酸系のエッティングで除去した後、ウェハを、MOCVD炉に導入する。次に、炉内に水素とPH₃を供給し、ウェハ温度を昇温することで、SiO₂カバーされていない領域のGaP基板10を熱分解する。本条件では基板温度約350度から熱分解が始まり、蒸気圧の比較的高いPは結晶外部に放出され、残ったGaは近隣のGaと結合してドロップレットを形成して面上に残る。ここでこのGaドロップレットの大きさと密度は、基板温度と昇温時間にて制御でき、また雰囲気ガス中にPH₃を混合して混合量を制御することでP抜けの量と速度を調整できる。例えば、雰囲気ガスを水素のみにするとPの抜け量が多くなる場合、雰囲気ガスの水素にPH₃を混合することで、Pの抜け量を少なくすることができる。このような制御により、Gaドロップレットの制御が可能になる。今回実際に用いた条件は水素中に5%のPH₃を混合した雰囲気ガス中でウェハ温度700℃、5分の熱処理を行ったところ、高さ～0.5μmのGaドロップレットを面上に1×10⁸個/cm²の密度で形成することができた。

【0047】次に本ウェハをMOCVD炉から取り出し、塩酸系のエッティング液によりエッティングを行ったところ、Gaドロップレットの存在している領域とそうでない領域とでエッティング速度が異なり、GaP基板10の側面10A、10B、10C、10Dに、高さ1/10μ以上3μ以下の複数の凹凸構造を形成することができた。なお、Gaドロップレットは、光吸収となるので、上記のエッティングの際にできる限り残らないように

する。

【0048】以上説明したGaPの熱分解は、従来は、素子の特性を悪化させるため、できる限り防止しなければならないと考えられていた。しかしながら、本発明者は、従来の技術常識に反し、このGaPの熱分解を積極的に用い、これにより凹凸を形成することで、特性が高い素子が得られることを独自に知得した。本発明者の実験によれば、Pを含むV族原料と水素との混合ガス、または、水素、を雰囲気ガスとして、350℃以上1000℃以下の温度で熱分解することにより、所望の凹凸が形成できた。

【0049】(第3の実施の形態) 第3の実施の形態では、金属膜を堆積/蒸着した後に、その金属膜をエッティングすることによって、凹凸を形成する方法について記す。

【0050】図11から分かるように、GaP結晶表面に60°の刃先角度であるブレードでハーフダイシングを行い、V溝を形成する。次に、V溝を含む全面に、A1を、真空蒸着またはスパッタにより、約50nm形成する。続いて、塩酸を主成分とする溶液に浸すことにより、A1金属がエッティングされる際にGaP表面の反応が促進され、ランダムな表面エッティングが起こる。なお、前記A1が蒸着された基板を～200℃以上で熱処理し、塩酸を主成分とする溶液に浸すことにより、より反応をより促進させることができる。このことによりGaP結晶表面に凹凸構造を作製することができる。本実施形態では蒸着用金属として、A1を使用したが、Ti、Sn、Ag、Au、等の金属を用いても良い。

【0051】図11の素子では、各側面10A、10B、10C、10Dが裏面10Rと60°の角度をなしている。従って、第1の側面10Aは(1-11)面から15°傾斜した面、第2の側面10Bは(111)面、第3の側面10Cは(11-1)面から15°傾斜した面、第4の側面10Dは(1-1-1)面から30°傾斜した面、となる。このため、従来のウェットエッティングによる凹凸の形成方法では、各側面の面方位がばらばらであるため、各側面の均一に凹凸を形成することは極めて困難であった。しかし、本実施形態のように、金属膜を堆積/蒸着した後にその金属膜をエッティングする方法を用いれば、いずれの側面にも凹凸を形成することができる。

【0052】(第4の実施の形態) 第4の実施の形態では、サンドブラスト法を用いた凹凸構造の形成について記す。

【0053】図12にサンドブラスト法による加工についての説明図を示す。ここでは、第2の側面10Bに凹凸を形成する場合を例にして説明する。図12では、GaP基板10の正面10Mおよび裏面10Rにオーミック電極12、13を形成した後、p型電極13表面に保護レジスト20を形成し、n側電極12を粘着シート2

うに貼り付けて、ダイシングにより個々のチップに分離する。この状態でチップ側面10Bにサンドブラスト加工を施す。吹き付ける粒子をアルミナを含むものとし、粒子径を2~3μmとして、空気圧力3kgf/cm²とすることにより、数μmサイズの凹凸がチップ側面10Bに形成される。このとき(111)P面に近い面が一定の割合で露出する。こうしたうえでチップ側面を60°C程度に加熱した塩酸に浸漬すると、この(111)P面がサブミクロンサイズの針状突起が密集した微小凹凸面にエッティングされる。

【0054】上記のように、吹き付ける粒子として、粒子径が2~3μmのアルミナを用いると良いのは、アルミナの硬さ、重さ、比重等が、GaP基板10への凹凸の形成に適しているからであると考えられる。

【0055】(第5の実施の形態) 第5の実施の形態では、特殊ブレードを用いた凹凸構造の形成について記す。

【0056】図6に示したハーフダイシングを行うときに、図13(a)に示すような断面形状を有するブレードでGaP基板10に図13(c)のような切削断面を形成する。あるいは図13(b)で示すような厚みの異なるブレードを所望枚数用意して、幅の小さなブレードから順に切削を行い、図13(c)のような結晶断面を形成する。これらのようないくつかの切削加工を結晶に施すことによって、切削結晶面に方位の異なる無数の面が形成される。上記工程で得られた切削面に、例えば(111)面のみに作用するエッティング液を用いてエッティングすることにより、フロスト加工された面を得ることができる。

【0057】(第6の実施の形態) 第6の実施の形態では、光照射エッティングによる凹凸構造の形成について記す。

【0058】図14に、光照射エッティングによる加工のイメージ図を示す。LEDチップの、発光層11を粘着シート25に固定し、GaP基板10の主面Mを保護レジスト20で保護する。このLEDチップの側面10A、10B、10C、10Dをエッティング液35でエッティングする際に、ハロゲン光30のような強力な光を照射してエッティングする。このことにより側面10A、10B、10C、10D上にフロスト加工された面を得ることができる。

【0059】(第7の実施の形態) 第7の実施の形態では、プレス法による凹凸構造の形成について記す。

【0060】予め図15(b)のような金型40A(結晶と接する面にフロスト加工を施した)を有する金属金型40を用意し、図15(a)のように、ダイシング加工されたウェハの側面10A、10B、10C、10Dに、プレスを施し、結晶にフロスト状の凹凸を転写(プレス)することで、フロスト加工された面を得ることができる。なお、プレスに際しては台座45、ウェハ10、金属金型40を結晶が軟らかくなる軟化点まで予め

加熱をしておく。

【0061】

【発明の効果】本発明の半導体発光素子の製造方法によれば、異なる面方位からなるGaP基板の側面のいかなる面に対しても凹凸構造の形成が可能となる。このため、透明なGaP基板を用い、かつ、このGaP基板の側面に光取り出し効率を高くするための凹凸をほぼ均一に形成して、輝度が高い素子を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の半導体発光素子の概念斜視図。

【図2】本発明の第1の実施の形態の半導体発光素子の概念断面図。

【図3】本発明の第1の実施の形態の半導体発光素子の製造方法を示す概念断面図。

【図4】本発明の第1の実施の形態の半導体発光素子の製造方法を示す概念断面図で、図3に続く図。

【図5】本発明の第1の実施の形態の半導体発光素子の製造方法を示す概念断面図で、図4に続く図。

【図6】本発明の第1の実施の形態の半導体発光素子の製造方法を示す概念断面図で、図5に続く図。

【図7】本発明の第1の実施の形態の半導体発光素子の製造方法を示す概念断面図で、図6に続く図。

【図8】本発明の第1の実施の形態の半導体発光素子の製造方法を示す概念断面図で、図7に続く図。

【図9】本発明の第1の実施の形態の変形例の半導体発光素子を説明するための図。

【図10】本発明の第2の実施の形態の半導体発光素子の製造方法を説明するための図。

【図11】本発明の第3の実施の形態の半導体発光素子の製造方法を説明するための図。

【図12】本発明の第4の実施の形態の半導体発光素子の製造方法を説明するための図。

【図13】本発明の第5の実施の形態の半導体発光素子の製造方法を説明するための図。

【図14】本発明の第6の実施の形態の半導体発光素子の製造方法を説明するための図。

【図15】本発明の第7の実施の形態の半導体発光素子の製造方法を説明するための図。

【図16】従来の半導体発光素子の概念断面図。

【図17】結晶の面方位を説明するための図。

【符号の説明】

10 GaP基板

10A 第1の側面

10B 第2の側面

10C 第3の側面

10D 第4の側面

10M 主面(第2の面)

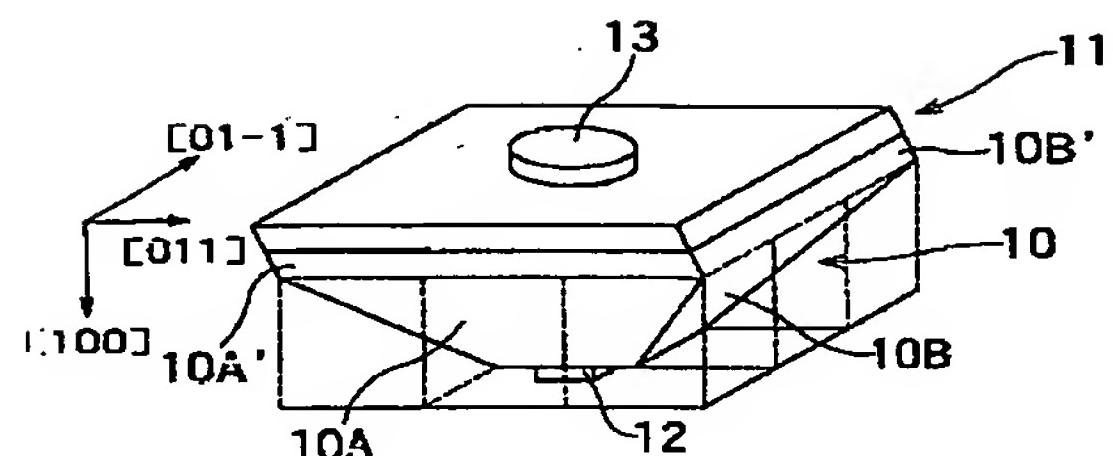
10R 裏面(第1の面)

11 発光層

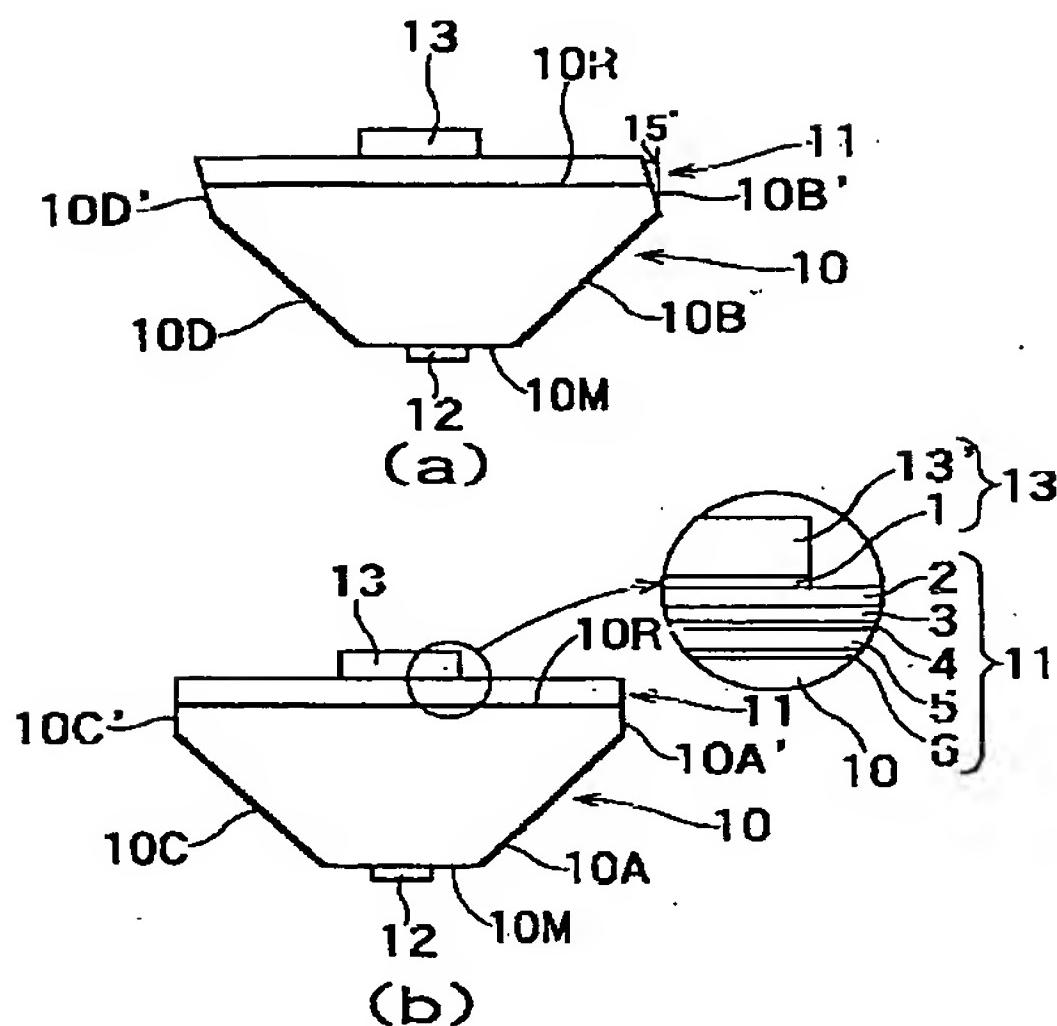
30 ハロゲン光
35 エッチング液

40 金属金型

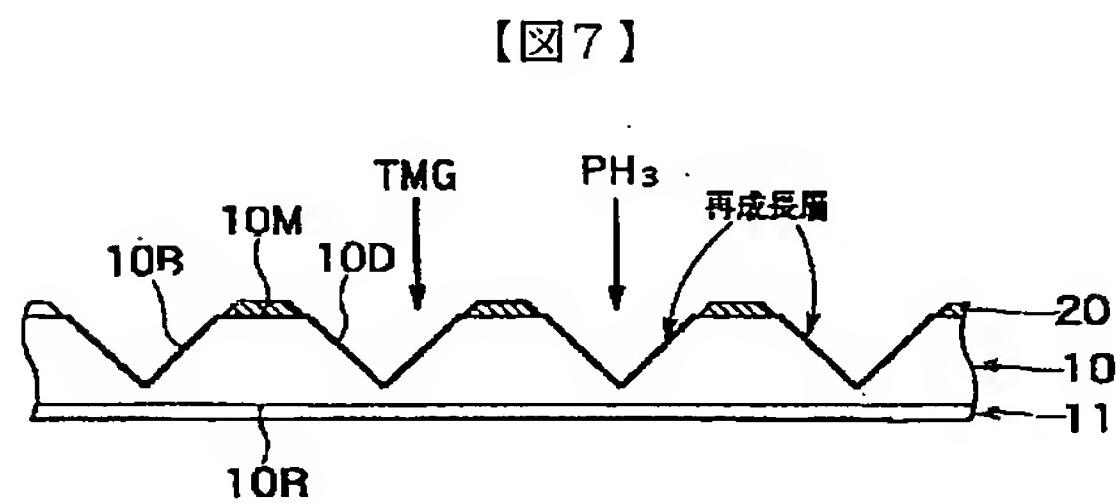
【図1】



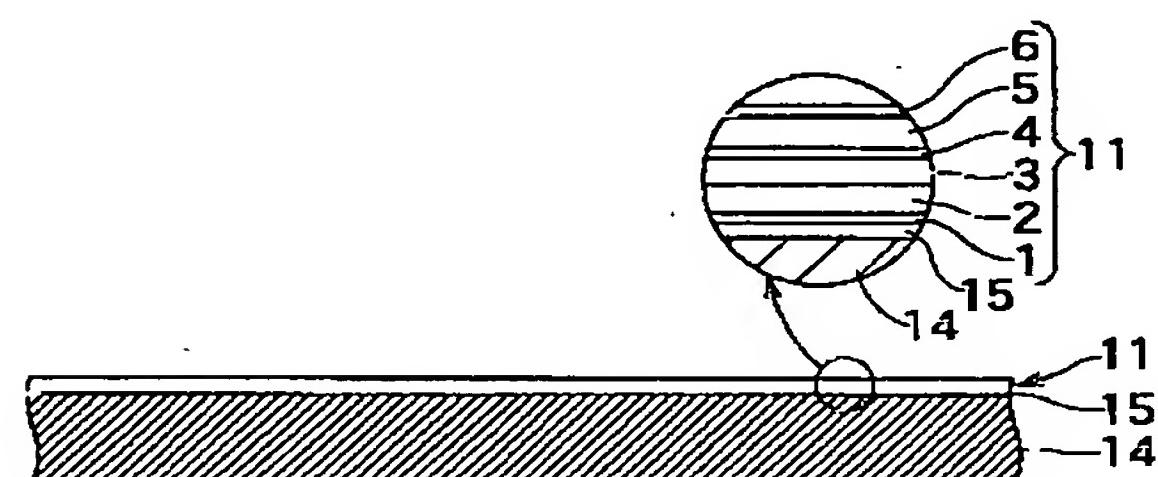
【図2】



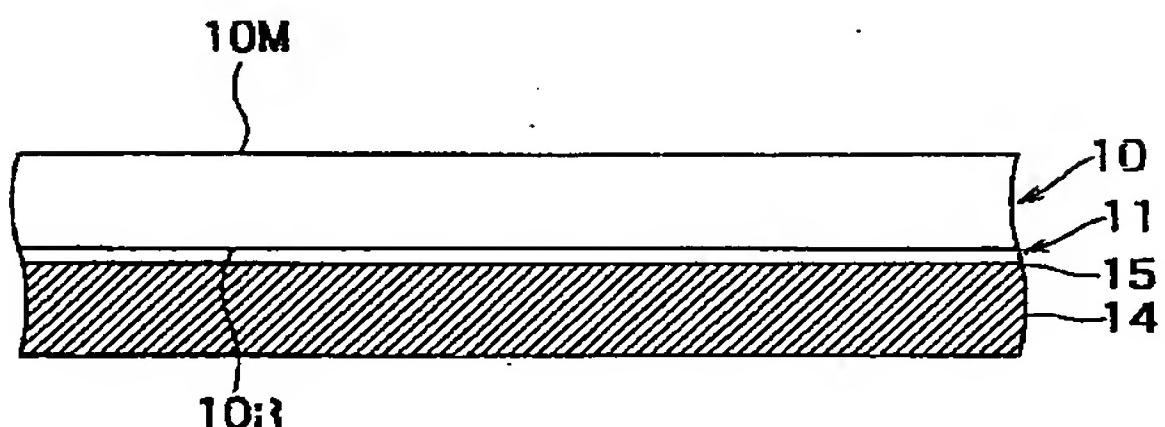
【図7】



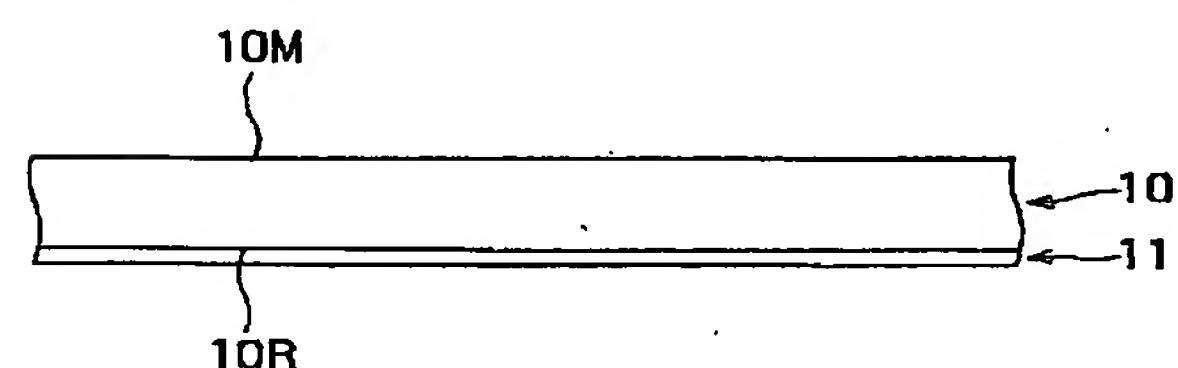
【図3】



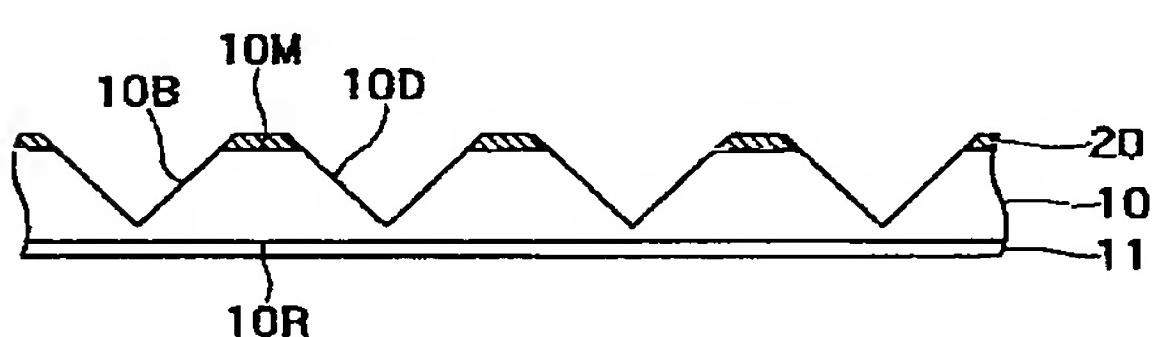
【図4】



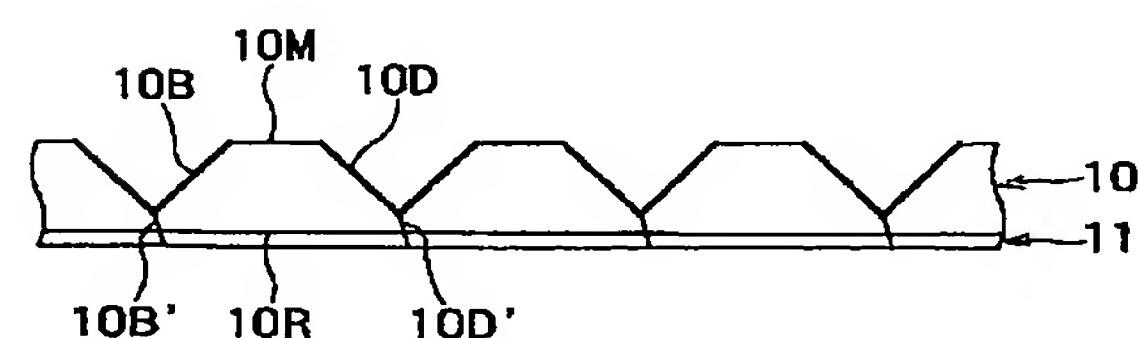
【図5】



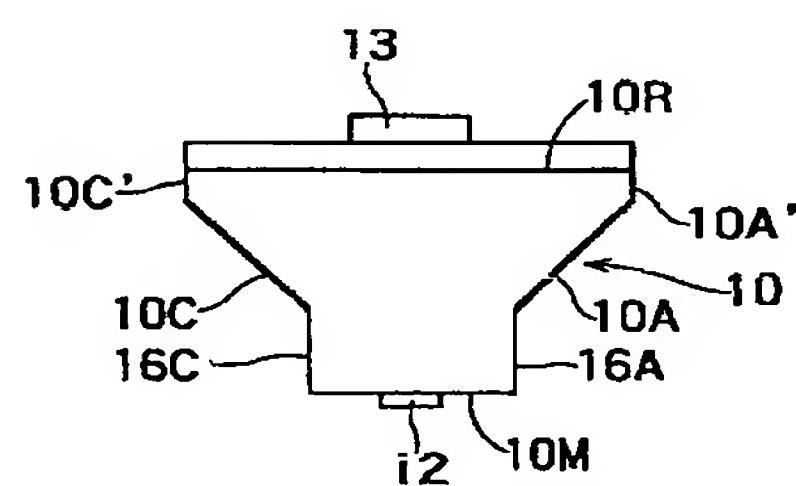
【図6】



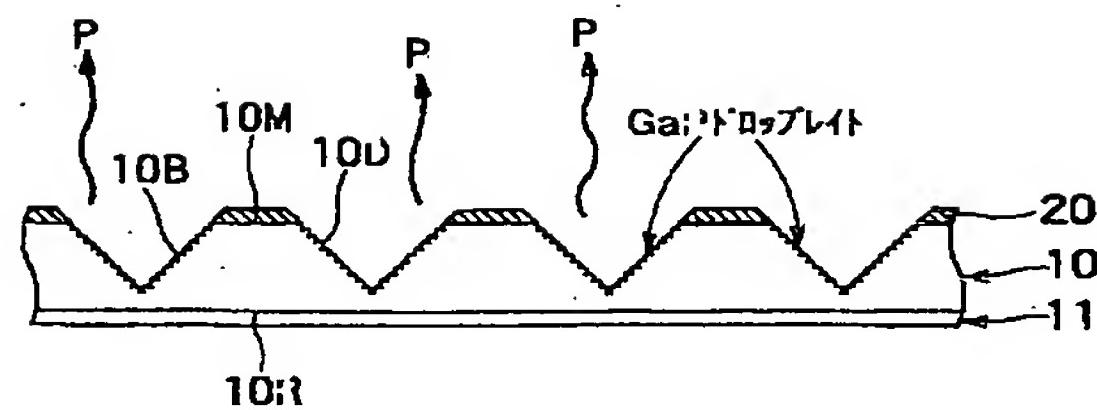
【図8】



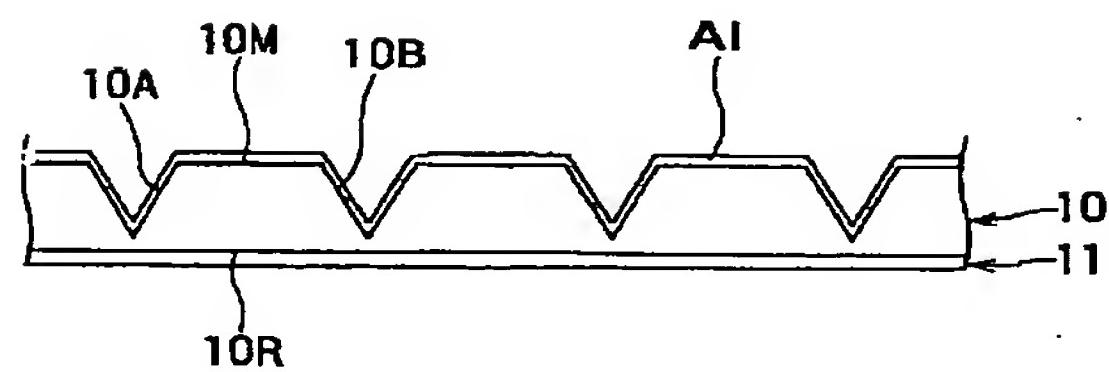
【図9】



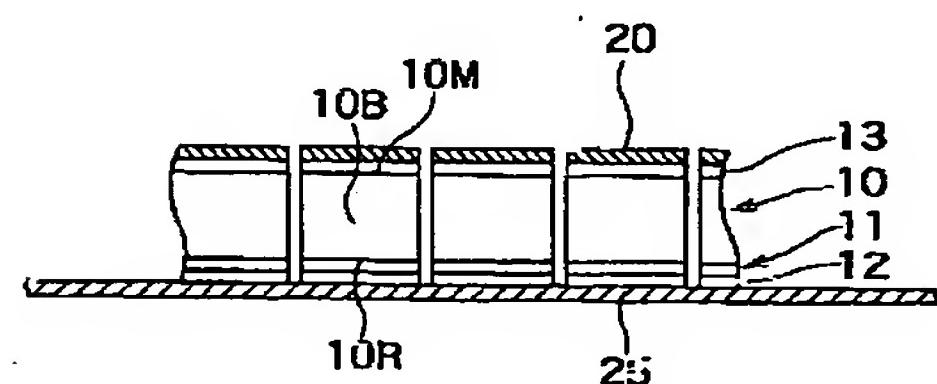
【図10】



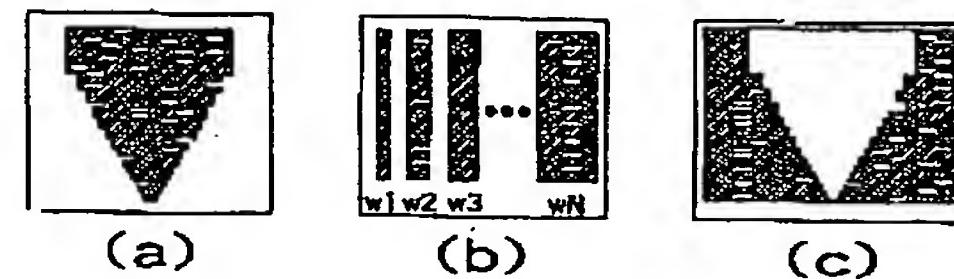
【図11】



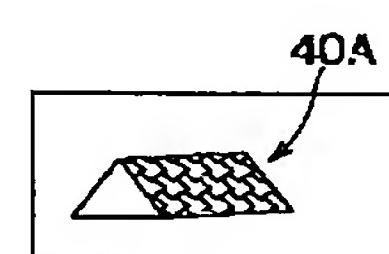
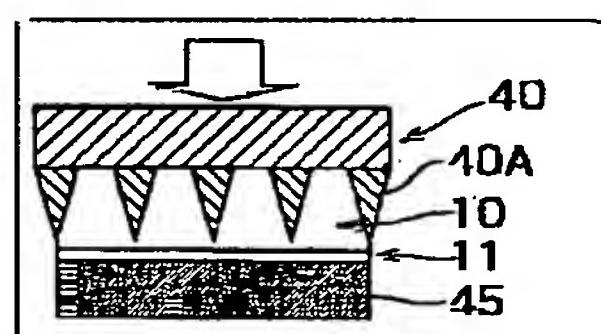
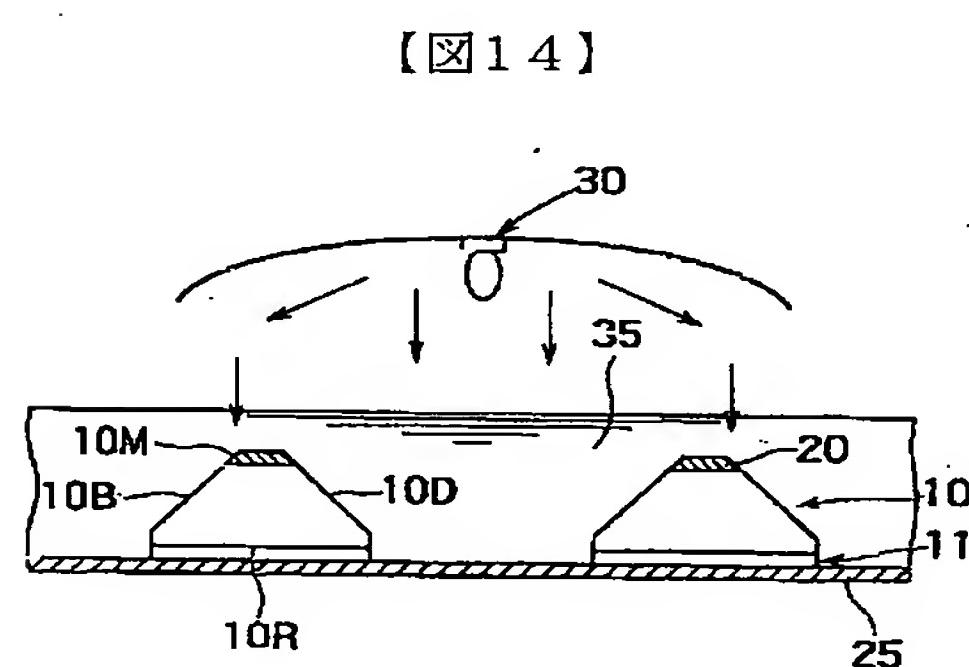
【図12】



【図13】



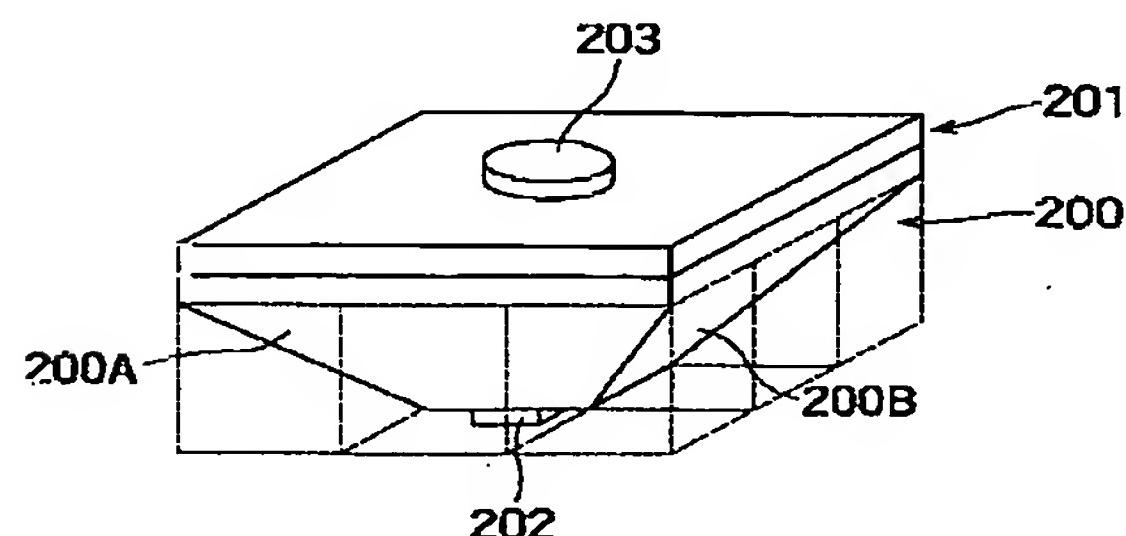
【図15】



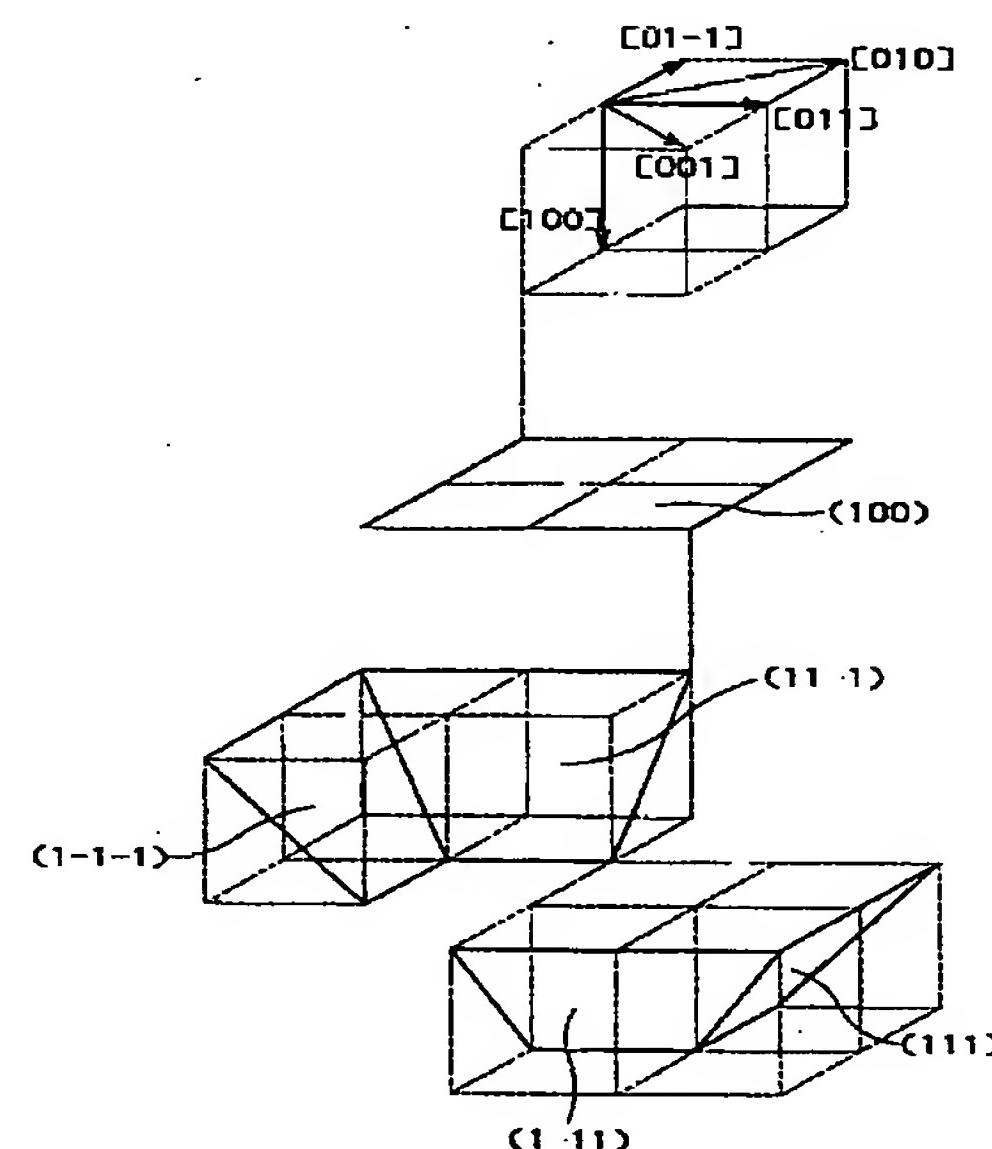
(a)

(b)

【図16】



【図17】



【手続補正書】

【提出日】平成15年4月22日(2003.4.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】GaN基板と、電流注入により前記GaN基板を透過する波長λの光を放射する発光層と、を備え、

前記GaN基板が、

前記発光層を設けた第1の面と、

前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、

それぞれが前記第2の面に向けて狭まるように前記第2の面に傾斜し、前記発光層からの光の一部を外部に射出し、表面に複数の凹凸が形成された複数の側面と、

を有することを特徴とする半導体発光素子。

【請求項2】前記側面のそれぞれが、前記第2の面に対してほぼ等しい角度で傾斜していることを特徴とする請求項1記載の半導体発光素子。

【請求項3】前記複数の凹凸の高さが0.1λ以上3λ以下であることを特徴とする請求項1または請求項2記載の半導体発光素子。

【請求項4】前記GaN基板が(100)面から[011]方向に角度θ(5°≤θ≤20°)傾斜したオフ基板であることを特徴とする請求項1乃至請求項3のいずれかに記載の半導体発光素子。

【請求項5】前記GaN基板の前記第2の面が(100)面であることを特徴とする請求項1乃至請求項3のいずれかに記載の半導体発光素子。

【請求項6】前記発光層がInGaNAlP層を含むことを特徴とする請求項1乃至請求項5のいずれかに記載の半導体発光素子。

【請求項7】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaN基板の前記第1の面上に、前記GaN基板を透過する波長λの光を放射する発光層を形成し、前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成し、前記複数の側面に、MOCVD法により、リンを含むV族原料と、ガリウムを含むIII族原料と、を原料ガスとして、350°C以上700°C以下の成長温度で、GaNを再成長することにより、複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

【請求項8】前記複数の凹凸の高さが0.1λ以上3λ以下であることを特徴とする請求項7記載の半導体発光素子の製造方法。

【請求項9】前記GaN基板が(100)面から[011]方向に角度θ(5°≤θ≤20°)傾斜したオフ基板であることを特徴とする請求項7または請求項8記載の半導体発光素子の製造方法。

【請求項10】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaN基板の前記第1の面上に、前記GaN基板を透過する波長λの光を放射する発光層を形成し、前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成し、前記複数の側面に、リンを含むV族原料と水素との混合ガス、または、水素、を雰囲気ガスとして、350°C以上1000°C以下の温度で、前記GaN基板の前記側面を熱分解し、前記熱分解によって残ったガリウムからなるドロップレイトをエッチング液によりエッチング除去することにより、複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

【請求項11】前記複数の凹凸の高さが0.1λ以上3λ以下であることを特徴とする請求項10記載の半導体発光素子の製造方法。

【請求項12】前記GaN基板が(100)面から[011]方向に角度θ(5°≤θ≤20°)傾斜したオフ基板であることを特徴とする請求項10または請求項11記載の半導体発光素子の製造方法。

【請求項13】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaN基板の前記第1の面上に、前記GaN基板を透過する波長λの光を放射する発光層を形成し、前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成し、前記複数の側面に、真空蒸着またはスパッタにより、Al、Ti、Sn、Ag、Auのいずれかからなる金属層を形成し、前記金属層をエッチング液によりエッチング除去することにより、複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

【請求項14】前記複数の凹凸の高さが0.1λ以上3λ以下であることを特徴とする請求項13記載の半導体発光素子の製造方法。

【請求項15】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaN基板の前記第1の面上に、前記GaN基板を透過する波長λの光を放射する発光層を形成し、前記GaN基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成し、前記複数の側面に、直径2μm以上3μm以下のアルミニナを含む粒子を吹き付け、エッチング液によりエッチングすることにより、複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

【請求項16】前記複数の凹凸の高さが0.1λ以上3λ以下であることを特徴とする請求項15記載の半導体発光素子の製造方法。

λ 以下であることを特徴とする請求項15記載の半導体発光素子の製造方法。

【請求項17】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長 λ の光を放射する発光層を形成し、表面に複数の凹凸を有するダイシングブレードを用いて、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜し複数の凹凸を有する複数の側面を形成し、前記複数の側面をエッチング液によりエッチングして、前記複数の側面に複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

【請求項18】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透

過する波長 λ の光を放射する発光層を形成し、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成し、前記複数の側面に、ハロゲン光を照射しながらエッチング液によりエッチングすることにより、複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

【請求項19】第1の面と、前記第1の面と対向し前記第1の面よりも小さい面積を有する第2の面と、を有するGaP基板の前記第1の面上に、前記GaP基板を透過する波長 λ の光を放射する発光層を形成し、前記GaP基板に、前記第2の面に向けて狭まるよう互いにほぼ等しい角度で傾斜する複数の側面を形成し、前記複数の側面に、GaP結晶が軟らかくなる軟化点まで加熱し、加熱された前記複数の側面に表面に複数の凹凸を有する金型をプレスすることにより、複数の凹凸を形成することを特徴とする半導体発光素子の製造方法。

フロントページの続き

(72)発明者 渡辺幸雄
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内
(72)発明者 阿部洋久
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 紺野邦明
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内
Fターム(参考) 5F004 AA16 BA19 CA04 DA00 DA24
EA34 EA38 EB08
5F041 AA03 CA23 CA34 CA37 CA65
CA74 CA76 CA77 CB15
5F043 AA05 BB10 FF10
5F045 AA04 AB11 AC07 AD07 AD08
AD09 AD10 AD11 AF04 AF12
BB16 CA10 DA56

Original document

SEMICONDUCTOR LIGHT EMITTING ELEMENT AND ITS MANUFACTURING METHOD

Publication number: JP2003298108

Publication date: 2003-10-17

Inventor: SUGAWARA HIDETO; WATANABE YUKIO; ABE HIROHISA; KONNO KUNIYAKI

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- international: **H01L21/302; H01L21/205; H01L21/306; H01L33/00; H01L21/02; H01L33/00;** (IPC1-7): H01L33/00; H01L21/205; H01L21/302; H01L21/306

- European:

Application number: JP20020104114 20020405

Priority number(s): JP20020104114 20020405

Also published as:

US6956241 (B2)
US2005255615 (C)
US2003218172 (C)
CN1450667 (A)
TW223459B (B)
CN1331244C (C)

[less <<](#)

[View INPADOC patent family](#)

[View list of citing documents](#)

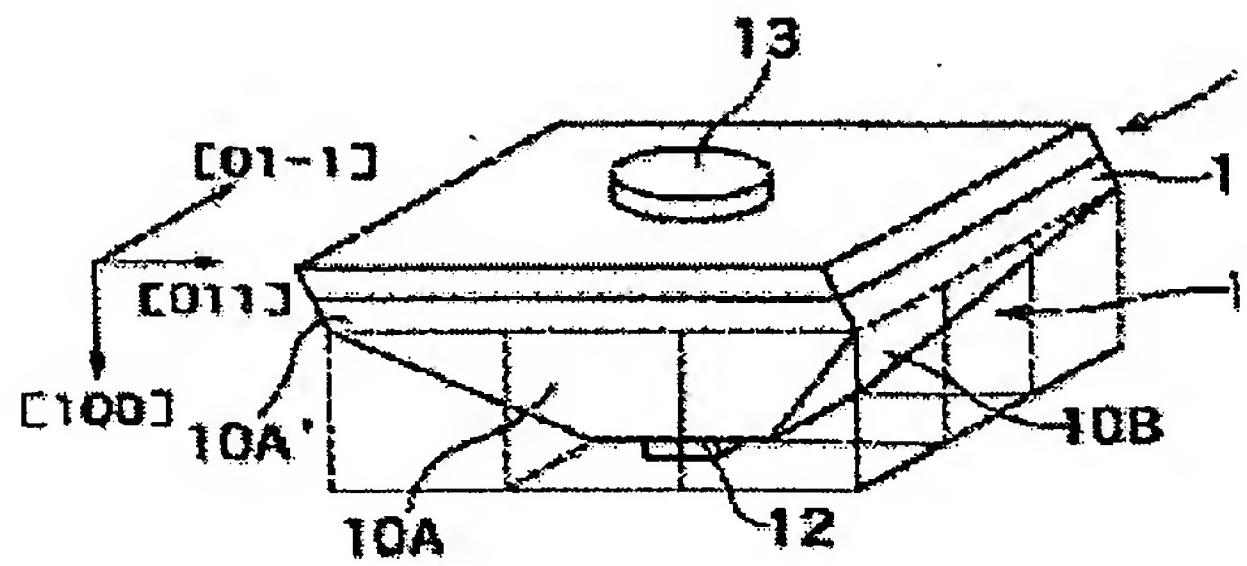
[Report a data error ↗](#)

Abstract of JP2003298108

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting element which is high in brightness.

SOLUTION: A GaP substrate is provided with a first side and a second side which is smaller in area than the first side and confronted with the first side. A method of manufacturing the semiconductor light emitting element comprises a process of forming a light emitting layer which emits light that has a wavelength [λ] and penetrates through the GaP substrate, a side forming process of forming a plurality of sides which are inclined at the same angle so as to converge at the second side, and an irregularity forming process of forming irregularities of height 0.1 to 3 [λ] on the sides. The light emitting element manufactured through the above manufacturing method is provided.

COPYRIGHT: (C)2004,JPO



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A semiconductor light emitting element comprising:

A GaP substrate.

A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate by current injection.

The 1st field in which a preparation and said GaP substrate provided said luminous layer. The 2nd field that counters with said 1st field and has an area smaller than said 1st field, and two or more sides in which inclined at an almost equal angle to said 2nd field so that it might narrow towards said 2nd field, and ejected a part of light from said luminous layer outside, and two or more unevenness was formed in the surface.

[Claim 2] The semiconductor light emitting element according to claim 1, wherein height of unevenness of said plurality of more than 0.1λ is below 3λ .

[Claim 3] The semiconductor light emitting element according to claim 1 or 2 to which said 2nd field carries out consisting of a field of which the angle theta ($5^\circ \leq \theta \leq 20^\circ$) inclination was done in the [011] directions with the feature from a field (100).

[Claim 4] The semiconductor light emitting element comprising according to claim 3:

The 1st side in which said two or more sides of said GaP substrate are a field (1-11) or a field predetermined [this field to] which carried out the angle inclination.

(111) The 2nd side that is a field carried out or a field predetermined [this field to] which carried out the angle inclination from a field as for theta inclination.

(11-1) The 3rd side that is a field or a field predetermined [this field to] which carried out the angle inclination.

(1-1-1) The 4th side that is a field carried out or a field predetermined [this field to] which carried out the angle inclination from a field as for theta inclination.

[Claim 5] A manufacturing method of a semiconductor light emitting element characterized by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field, A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which **** / said] field, On a side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, and said two or more sides, by the MOCVD method. A concavo-convex formation process which forms two or more unevenness by re-growing up GaP with not less than 350 ** the growing temperature of 700 ** or less considering V group material containing P and a group III material containing Ga as material gas.

[Claim 6]A manufacturing method of a semiconductor light emitting element characterized by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field. A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which it has / said] field. A side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, Mixed gas of V group material and hydrogen which contain P on said two or more sides, Or a concavo-convex formation process which forms two or more unevenness without a process of carrying out etching removal of drops REITO which consists of Ga which remained hydrogen by process of carrying out the pyrolysis of said side of said GaP substrate as a controlled atmosphere at not less than 350 ** the temperature of 1000 ** or less, and said pyrolysis with an etching reagent.

[Claim 7]A manufacturing method of a semiconductor light emitting element characterized by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field. A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which it has / said] field. On a side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, and said two or more sides, by vacuum deposition or weld slag. A process of forming a metal layer which consists of aluminum, Ti, Sn, Ag, or Au, a process of carrying out etching removal of said metal layer with an etching reagent, and a concavo-convex formation process that is alike and forms two or more unevenness.

[Claim 8]A manufacturing method of a semiconductor light emitting element characterized

by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field. A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which it has / said] field. A side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, A process of spraying particles containing with a not less than 2-micrometer diameter [3 micrometer or less] alumina on said two or more sides, a process etched with an etching reagent, and a concavo-convex formation process which is alike and forms two or more unevenness.

[Claim 9]A manufacturing method of a semiconductor light emitting element characterized by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field. A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which it has / said] field. A side formation process which forms two or more sides in which incline at a mutual almost equal angle and it has two or more unevenness, using a dicing blade which has two or more unevenness on the surface so that it may narrow towards said 2nd field in said GaP substrate, A concavo-convex formation process which etches said two or more sides with an etching reagent, and forms two or more unevenness in said two or more sides.

[Claim 10]A manufacturing method of a semiconductor light emitting element characterized by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field. A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which it has / said] field. A side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, and a concavo-convex formation process which forms two or more unevenness by etching with an etching reagent, irradiating said two or more sides with halogen light.

[Claim 11]A manufacturing method of a semiconductor light emitting element characterized by comprising the following.

The 1st field.

The 2nd field that counters with said 1st field and has an area smaller than said 1st field. A process of forming a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which it has / said] field.

A side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, A concavo-convex formation process with which a GaP crystal resembles a process heated till softening temperature which becomes soft, and a process of pressing a metallic mold which has two or more unevenness on the surface in said two or more sides in which it was heated, and forms two or more unevenness in said two or more sides.

[Claim 12]A manufacturing method of the semiconductor light emitting element according to any one of claims 5 to 11, wherein height of unevenness of said plurality of more than 0.1λ is below 3λ .

[Claim 13]A manufacturing method of the semiconductor light emitting element according to any one of claims 5 to 12 with which the 2nd field of an account carries out consisting of a field of which the angle theta ($5^\circ \leq \theta \leq 20^\circ$) inclination was done in the [011] directions with the feature from a field (100).

[Claim 14]The 1st side in which said side formation process is the field a field (1-11) or predetermined [this field to] which carried out the angle inclination, theta inclination from a field (111) The 2nd side that is a field predetermined [a field carried out or this field to] which carried out the angle inclination, (11-1) this ** -- a field or a manufacturing method of the semiconductor light emitting element according to claim 13 clutteringly characterized by theta inclination being the process of forming the 4th side that is a field a field carried out or predetermined [this field to] which carried out the angle inclination from the 3rd side that is a predetermined field which carried out the angle inclination, and a field (1-1-1).

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] This invention relates to a semiconductor light emitting element and a manufacturing method for the same.

[0002]

[Description of the Prior Art] A visible optical semiconductor light emitting device (LED) has the features, such as small size, low power consumption, and high-reliability, and is widely used as a light source for a display. If the rise in luminosity of the luminescence progresses, the use as the display machine and the light source for communication in the outdoors can also be extended by leaps and bounds. There are AlGaAs, GaAlP, GaP, etc. as a high-intensity LED material put in practical use, it is the luminescent color, such as red, orange, yellow, and green, and supply by low cost is performed.

[0003] Recently, InGaAlP which band structure receives green from red and has a transited [directly] type has attracted attention as a high-intensity LED material in this wavelength range. As the crystal growth method, by the liquid phase epitaxy method (LPE) used for charges of a conventional material, such as GaAlAs and GaP, since the segregation of aluminum is large and control of a presentation is difficult, metal-organic chemical vapor deposition (MOCVD) and molecular beam epitaxy method (MBE) are used. In these growing methods, InGaAlP is formed on the GaAs substrate which carries out lattice matching.

[0004] But the above-mentioned GaAs substrate is opaque to the light from an InGaAlP active layer. For this reason, this opaque GaAs substrate is removed, instead, a transparent GaP substrate is pasted up to the luminous wavelength of an InGaAlP active layer, and the method of obtaining comparatively high-intensity LED is developed. Drawing 16 is a figure showing such LED. Adhesion formation of the luminous layer 201 which consists of InGaAlP system material is carried out on transparent GaP substrate 200. This transparent substrate 200 has the sides 200A and 200B, and these sides 200A and 200B incline. Although the angle of gradient of these sides 200A and 200B can be changed if

needed, in order to make a plane direction easy to explain, it shows the example made into the angle of gradient of 45 degrees to the field by the side of figure Nakagami by LED of drawing 16. In LED of drawing 16, since the 1st side 200A of that transparent substrate 200 and the 2nd side 200B are made to incline using the transparent substrate 200, the light of the luminous layer 201 is taken out also from these sides 200A and 200B, and optical extraction efficiency becomes high. The light of the 1st side 200A, the 3rd side 200C that counters, the 2nd side 200B and the 4th side 200D that counters, and the luminous layer 201, ** and others, is taken out, and optical extraction efficiency becomes high. Here, an inclination twists GaP substrate 200 to a plane direction, and it is a substrate just. drawing 17 shows -- as -- the 1st side 200A -- a field (1-11) -- the 2nd side 200B turns into a field (111), the 3rd side 200C turns into a field (11-1), and the 4th side 200D turns into a field (1-1-1).

[0005]The method of providing unevenness of the plurality of the height about a luminous wavelength (sub mum) in an element surface is also used as a method of making still higher optical extraction efficiency of a semiconductor light emitting element. This raises optical extraction efficiency by extending the surface area of an element, and using change of an effective index. [raising penetration establishment of light] Also in the element shown in drawing 16, it is possible to raise optical extraction efficiency by, for example, forming the unevenness in the 1st side 200A of the substrate 200, and this and the 3rd side 200C that counters. Here, when the sloping side is established, it is known for the GaP substrate by wet etching that unevenness can be formed comparatively easily, without the inclined plane of a plane direction (1-11), and the inclined plane of this and the plane direction (11-1) which counters. For this reason, unevenness can be formed comparatively easily by wet etching, without the 1st side 200A of the element of drawing 16, and this and the 3rd side 200C that counters.

[0006]

[Problem(s) to be Solved by the Invention]If optical power of the conventional InGaAlP system semiconductor light emitting element can be made still higher, it is clear that it can be used effective in various uses. this invention person repeated various experiments so that he may get such an element. As a result, learning of this being realizable by forming unevenness also in the 2nd side 200B and 4th side 200D in addition to the 1st above-mentioned side 200A and 3rd side 200C of GaP substrate 200 was carried out uniquely.

[0007]however, a Prior art -- it was thought that it was very difficult to form unevenness in this way all over the sides 200A, 200B, 200C, and 200D by common sense. It is because it was thought that this was very difficult to form unevenness in the sides 200A, 200B, 200C, and 200D uniformly in GaP substrate 200.

[0008]That is, in the case of drawing 16, in the 1st side 200A, the side of GaP substrate 200 turns into a field (1-11), but the 2nd side 200B turns into a field (111). And although unevenness can be formed in the 1st side 200A comparatively easily by wet etching as

mentioned above, it becomes difficult to form unevenness in the 2nd side 200B in a similar way. Although the 1st side 200A and the 3rd side 200C that counters turn into a field (11-1) similarly and unevenness can be formed comparatively easily, the 2nd side 200B and the 4th side 200D that counters become difficult [it / to become a field (1-1-1) and to form unevenness]. Even when the angle of gradient of each sides 200A, 200B, 200C, and 200D is changed, for example, it is considered as the angle of gradient of 60 degrees to the field by the side of figure Nakagami, although it becomes easy to form unevenness in the 1st side 200A and 3rd side 200C, similarly, It becomes difficult to form unevenness in the 2nd side 200B and 4th side 200D.

[0009]Thus, since much crystal face orientation exists in a substrate side when forming unevenness in the side of the substrate 200, in the chemical etching which shows the etching rate depending on a plane direction, concavo-convex uniform formation is difficult. For this reason, it has not come to realize structure which forms unevenness all over the side of a substrate.

[0010]However, this invention person repeated various experiments about the manufacturing method which forms uniformly the unevenness for making optical extraction efficiency high in the side of a substrate so that he may get the InGaAlP system semiconductor light emitting element in which optical power is still higher than before. As a result, the dependence to a plane direction carries out learning of the manufacturing method of little unevenness uniquely, and it came to realize this. It came to realize LED whose luminosity is still higher by using further above-mentioned GaP substrate 200 as the inclined substrate (OFF board) inclined [from the field (100)] 5 degrees - 20 degrees in the [011] directions using the above-mentioned manufacturing method.

[0011]This invention is based on recognition of the technical problem mentioned above, and the purpose is a manufacturing method of the semiconductor light emitting element which used the GaP substrate, and is providing the arbitrary sides of the above-mentioned substrate with the method of manufacturing the unevenness for making optical extraction efficiency high. It is that optical power provides a high semiconductor light emitting element using this manufacturing method.

[0012]

[The means for solving an invention] The luminous layer to which the semiconductor light emitting element of this invention emits the light of a GaP substrate and the wavelength lambda on which said GaP substrate is penetrated by current injection, The 1st field in which the preparation and said GaP substrate provided said luminous layer, and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, It inclines at an almost equal angle to said 2nd field so that it may narrow towards said 2nd field, and a part of light from said luminous layer is ejected outside, and it has two or more sides in which two or more unevenness was formed in the surface.

[0013]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area

smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, On the side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, and said two or more sides, by the MOCVD method. It has a concavo-convex formation process which forms two or more unevenness by re-growing up GaP with not less than 350 ** the growing temperature of 700 ** or less considering V group material containing P and the group III material containing Ga as material gas.

[0014]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, The side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, The mixed gas of V group material and hydrogen which contain P on said two or more sides, Or hydrogen as a controlled atmosphere at not less than 350 ** the temperature of 1000 ** or less. It has a concavo-convex formation process which forms two or more unevenness without the process of carrying out the pyrolysis of said side of said GaP substrate, and the process of carrying out etching removal of drops REITO which consists of Ga which remained by said pyrolysis with an etching reagent.

[0015]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, On the side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, and said two or more sides, by vacuum deposition or weld slag. It has the process of forming the metal layer which consists of aluminum, Ti, Sn, Ag, or Au, the process of carrying out etching removal of said metal layer with an etching reagent, and a concavo-convex formation process that is alike and forms two or more unevenness.

[0016]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, The side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, It has the process of spraying the particles containing with a not less than 2-micrometer diameter [3 micrometer or less] alumina on said two or more sides, a process etched with an etching reagent, and a concavo-convex formation process which is alike and forms two or more unevenness.

[0017]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, The side formation process which forms two or more sides in which incline at a mutual almost equal angle and it has two or more unevenness, using the dicing blade which has two or more unevenness on the surface so that it may narrow towards said 2nd field in said GaP substrate, Said two or more sides are etched with an etching reagent, and it has a concavo-convex formation process which forms two or more unevenness in said two or more sides.

[0018]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, The side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, and by etching with an etching reagent, irradiating said two or more sides with halogen light, It has a concavo-convex formation process which forms two or more unevenness.

[0019]The manufacturing method of the semiconductor light emitting element of this invention, The 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field, The process of forming the luminous layer which emits the light of the wavelength lambda which penetrates said GaP substrate on the 1st [of the GaP substrate which **** / said] field, The side formation process which forms two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate, A GaP crystal equips said two or more sides with the process heated till the softening temperature which becomes soft, the process of pressing the metallic mold which has two or more unevenness on the surface in said two or more sides in which it was heated, and the concavo-convex formation process which is alike and forms two or more unevenness.

[0020]

[Embodiment of the Invention]Hereafter, an embodiment of the invention is described, making a drawing reference. As drawing 1 and drawing 2 show, one of the features of this embodiment makes the sides 10A, 10B, 10C, and 10D of the transparent substrate 10 incline, and it is the point of having provided two or more unevenness (frothed) with the predetermined manufacturing method in all these sides 10A, 10B, 10C, and 10D, further. Thereby, an element with light emitting luminance and optical high extraction efficiency, and high optical power can be provided. Hereafter, seven embodiments which changed the concavo-convex manufacturing method are described.

[0021](A 1st embodiment) Drawing 1 is a section perspective view of the semiconductor

light emitting element of a 1st embodiment of this invention. Drawing 2 is a sectional view of the element of drawing 1, and drawing 2 (a) is the figure seen from the [01-1] direction, and the figure which drawing 2 (b) looked at from the [011] directions.

[0022]A semiconductor light emitting element is provided with GaP substrate 10 and the luminous layer 11 which emits the light of the wavelength lambda which penetrates said GaP substrate 10 by current injection. According to this embodiment, this wavelength lambda is 650 nm. Above-mentioned GaP substrate 10 has the rear face (the 1st field) 10R in which the above-mentioned luminous layer 11 was formed, and the principal surface (the 2nd field) 10M which consists of a field which countered with this rear face 10R, and inclined 15 degrees in the [011] directions from the field (100). The principal surface 10M has an area smaller than the rear face 10R. There are the four sides 10A, 10B, 10C, and 10D between this principal surface 10M and rear face 10R so that it may narrow towards the principal surface 10M side. About 45 degrees inclines to the principal surface 10M, as for more than height 0.1λ , two or more unevenness below 3λ is formed in the surface, and these four sides 10A, 10B, 10C, and 10D eject a part of light from the above-mentioned luminous layer 11 outside. The field where the 1st side 10A inclined from the field (111) in a field (1-11) and 15 degrees of the 2nd side 10B so that drawing 17 might show, the field where 15 degrees of the 4th side 10D in which the 1st side 10A and the 3rd side 10C that counters countered with a field (11-1) and the 2nd side 10B inclined from the field (1-1-1) -- it comes out. moreover -- the -- one -- or -- the -- four -- the side -- ten -- A -- ten -- B -- ten -- C -- ten -- D -- a rear face -- ten -- R -- ** -- between -- **** -- a cleavage -- forming -- having had -- the -- one -- or -- the -- four -- a cleavage plane -- ten -- A -- ' -- ten -- B -- ' -- ten -- C -- ' -- ten -- D -- ' -- forming -- having -- ****. Since GaP substrate 10 is a substrate inclined 15 degrees, the 2nd cleavage plane 10B' and 4th cleavage plane 10D' become the field sloping from the perpendicular direction 15 degrees.

[0023]The p lateral electrode 12, the n lateral electrode 13, and ** current are poured into the above-mentioned luminous layer 11. In more detail this luminous layer 11 so that drawing 2 (b) may show on p type GaP substrate 10, It is the structure where the p type InGaAlP glue line 6, the p type InAlP cladding layer 5, the InGaAlP active layer 4, the n type InAlP cladding layer 3, and n type InGaAlP current diffusion layer 2** were formed one by one. The n lateral electrodes 13 are n type GaAs contact layer 1 and the structure where main part of n lateral electrode 13' was formed one by one. By the current injection from this n lateral electrode 13 and the p lateral electrode 12, the active layer 4 of the luminous layer 11 emits the light of the wavelength lambda. This light is taken out from the figure Nakagami side. This light is taken out also from the 1st thru/or the 4th side 10A, 10B, 10C, and 10D of GaP substrate 10.

[0024]In the semiconductor light emitting element of drawing 1 and drawing 2 explained above. GaP substrate 10 is transparent to the light from the luminous layer 11, since the 1st thru/or the 4th side 10A, 10B, 10C, and 10D of GaP substrate 10 were made to incline, light can be taken out from this the 1st thru/or 4th side 10A, 10B, 10C, and 10D, and optical

extraction efficiency can be made high.

[0025]In the semiconductor light emitting element of drawing 1 and drawing 2, since more than height 0.1λ provided two or more unevenness below 3λ in the sides 10A, 10B, 10C, and 10D of GaP substrate 10, The surface area of the sides 10A, 10B, 10C, and 10D used as an optical extraction side is made to increase, and optical extraction efficiency can be further made high. As a result, in the semiconductor light emitting element of drawing 1 and drawing 2, a semiconductor light emitting element with high optical power can be provided. According to this invention person's experiment, by providing unevenness, optical power went up 10% and has checked improvement in the optical extraction efficiency by rugged structure formation.

[0026]Next, about the manufacturing method of the semiconductor light emitting element of drawing 1 and drawing 2, drawing 3 - drawing 8 are made reference, and are explained.

One of the features of the manufacturing method of this embodiment is the point which formed unevenness with re-growth of GaP by the MOCVD method, as shown in drawing 7.

[0027](1) Put in in a MOCVD furnace after cleaning first the n type GaAs substrate 14 which has the principal surface sloping 15 degrees in the [011] directions by an organic solvent or sulfuric acid system etchant from a field (100) so that drawing 3 may show. Then, a substrate is heated at 730°C **, P raw material and three suitable group materials are supplied on the principal surface of the n type GaAs substrate 14, and the n type InGaP etching stop layer 15 is grown up. Subsequently, the luminous layer 11 from n type GaAs contact layer 1 to the p type InGaAlP glue line 6 is grown up to be continuation. The growth thickness of these layers is shown below.

N type InGaP layer 15 0.05 (micrometer)

N-type GaAs layer 1 0.01 n-type InGaAlP layer 2 3.0 n-type InAlP layer 3 1.0 undoped InGaP active layer 4 0.5 p-type InAlP layer 5 1.0 p-type InGaAlP layer 6 Lattice matching of all the 0.05 above-mentioned crystal layers is carried out to the n type GaAs substrate 14. It is growing up. As a growth material, for example as a source of Ga, trimethylgallium and triethylgallium, As a source of In, phosphine, tertiarybutyl phosphine, etc. can be used as trimethylaluminum, triethylaluminum, and a source of P as trimethylindium, triethylindium, and a source of aluminum. As an impurity of a n type and a p type, a mono silane and dimethyl zinc were used, respectively. The n type GaAs substrate 14 is opaque to the light from the active layer 4.

[0028](2) Next, as shown in drawing 4, stick the 150 micrometers - 250 micrometers-thick p type GaP substrate 10 on the p type InGaAlP glue line 6 of the luminous layer 11. It is made for the principal surface 10M of the p type GaP substrate 10 to consist of fields (100) in the [011] directions with the field sloping 15 degrees so that the principal surface and the plane direction of the n type GaAs substrate 14 may be in agreement. The luminous layer 11 is pasted up on the rear face 10R of this p type GaP substrate 10.

[0029](3) Next, as shown in drawing 5, etching removes the n type GaAs substrate 14. Since n type InGaP layer 15 is formed at this time, the n type GaAs substrate 14 can be

etched selectively.

[0030](4) Next, carry out half dicing of the GaP crystal 10 with a braid, and form the 2nd and 4th side 10B and 10D and the 1st and 3rd side 10A and 10C, after covering by the SiO₂ film 20 on the upper surface of GaP substrate 10, as shown in drawing 6.

[0031](5) Next, as shown in drawing 7, form unevenness in the sides 10A, 10B, 10C, and 10D of GaP substrate 10 with re-growth of GaP by the MOCVD method. After removing the crushing layer of a half dicing part by etching by the etching reagent of a chloride system, it introduces into a MOCVD furnace and, specifically, re-growth of GaP is performed. The process of re-growth of GaP supplies first hydrogen and PH₃ which is V group materials in a growth oven, and builds the atmosphere of a wafer. Next, after carrying out temperature up of the temperature of a wafer and reaching the growing temperature of 650 **, TMG which is a group III material is introduced in a furnace, and re-growth of GaP is started. The V/III ratio at the time of re-growth is set to 150. Supply of TMG is suspended at the time of the end of growth, and the temperature of a wafer is lowered under the atmosphere of hydrogen and PH₃.

[0032](6) next -- drawing 8 -- being shown -- as -- SiO₂ -- a film -- 20 -- removing -- a cleavage -- a cleavage plane -- ten -- B -- ' -- ten -- D -- ' -- ten -- A -- ' -- ten -- C -- ' -- forming -- isolation -- carrying out -- pn -- each -- an electrode -- 12 -- 13 -- forming -- drawing 1 -- drawing 2 -- an element -- obtaining -- having .

[0033]In the manufacturing method of this embodiment explained above, as shown in drawing 7, desired rugged structure can be formed in the four sides 10A, 10B, 10C, and 10D almost uniformly by using re-growth of GaP by MOCVD. From the result of the experiment which this invention person conducted wholeheartedly, the state of the growth phase is controllable by the molar-flow-rate ratio (V/III ratio-H₃/TMG) of the growing temperature at the time of re-growth, and a growth material, Desired rugged structure was able to be formed in not less than 350 ** 700 ** or less, and or more 10 200 or less growing condition, respectively. This reason is analyzed as follows.

[0034]That is, when performing crystal growth of a GaP film by the MOCVD method using GaP substrate 11, in order to form a flat GaP film, it is desirable to use (100) of a GaP substrate. That is, the side of the element of this embodiment is a field which originally is not desirable, in order to form a flat GaP film. However, when a flat film is a stake side obtaining, it becomes on the contrary easy to obtain a concavo-convex film. Growing temperature shall be not less than 350 ** 700 ** or less, and it becomes further easy to obtain a concavo-convex film by setting up lowness rather than the growing temperature of the usual GaP. As a result, it will be analyzed if desired unevenness can be formed. Since the V/III ratio is almost comparable as the crystal growth of the usual GaP, it is not necessary to use a special device for crystal growth.

[0035]On the other hand, wet etching was mainly conventionally used for concavo-convex

formation. However, although unevenness could be formed in the inclined plane of a plane direction (1-11), and (11-1) the inclined plane of a plane direction in this method, it was very difficult to form unevenness in the inclined plane of a plane direction (111), and (1-1-1) the inclined plane of a plane direction. For this reason, it was thought that it was very difficult like this embodiment to form unevenness, without the 2nd side 10B and the 4th side 10D.

[0036]In the manufacturing method of this embodiment explained above, since GaAs substrate 14 was used as the OFF board inclined [from the field (100)] 15 degrees in the [011] directions, light emitting luminance of the luminous layer 11 which consists of InGaAlP system material can be made high. Since GaP substrate 10 pasted up on this luminous layer 11 was used as the OFF board inclined [from the field (100)] 15 degrees in the [011] directions, the direction of a crystal is in agreement by the luminous layer 11 and GaP substrate 10, and neither actuating current nor operating voltage rises.

[0037]Although the principal surface 10M, the sides 10A, 10B, 10C, and 10D, and a ***** angle were 45 degrees in the semiconductor light emitting element of drawing 1 and drawing 2 explained above, it is also possible to make this into other angles. However, the sides 10A, 10B, 10C, and 10D are those (drawing 6) which is formed by dicing, and it is made for each side 10A, 10B, 10C, and 10D, the principal surface 10M, and a ***** angle to become equal mutually. It is because a manufacturing method will become very complicated if it is not made not to become equal mutually. And if the manufacturing method of this embodiment is used, formation of rugged structure is possible to any fields of the sides 10A, 10B, 10C, and 10D which consist of a different plane direction.

[0038]Although GaP substrate 10 was used as the inclined substrate inclined [from the field (100)] 15 degrees in the [011] directions in the semiconductor light emitting element of drawing 1 and drawing 2, If this is made into the inclined substrate inclined [from the field (100)] 5 degrees - 20 degrees in the [011] directions, the effect which makes high light emitting luminance of the luminous layer 11 can be acquired.

[0039]An inclination can twist GaP substrate 10 to a plane direction, and it can also be just used as a substrate. When a substrate is just used, in the 1st side 10A, a field (1-11) and the 2nd side 10B turn into a field (111), the 3rd side 10C turns into a field (11-1), and the 4th side 10D turns into a field (1-1-1). Although unevenness could be formed in the 1st side 10A and 3rd side 10C by the formation method of unevenness by the conventional wet etching also in this case, concavo-convex formation was difficult for the 2nd side 10B and 4th side 10D. However, if the manufacturing method of unevenness of this invention is used, formation of rugged structure is possible to any fields.

[0040](Modification) Drawing 9 is a figure showing the modification of the semiconductor light emitting element of a 1st embodiment of this invention. One of the features of the element of drawing 9 is the point of having established the mount auxiliary sides 16A, 16B, 16C, and 16D in the substrate 10. The composition of other main portions is the same as that of a 1st embodiment (drawing 1, drawing 2), and showed the same number to the same component part as a 1st embodiment.

[0041]In the element of drawing 9, since the mount auxiliary sides 16A, 16B, 16C, and 16D were established, the yield can be further made high. That is, when using the element of drawing 9, the n lateral electrode 12 and the principal surface 10M are usually mounted on the n side lead frame using adhesives, such as silver paste. In the case of this mount, with the element of drawing 9, since silver paste can be pasted up also on the mount auxiliary sides 16A, 16B, 16C, and 16D in addition to the principal surface 10M and the n lateral electrode 12, high adhesive strength can be obtained.

[0042]Even if it covers the mount auxiliary sides 16A, 16B, 16C, and 16D with opaque silver paste, since the light of the luminous layer 11 can be taken out from the four sides 10A, 10B, 10C, and 10D, optical extraction efficiency does not fall. For this reason, in the element of drawing 9, without reducing optical extraction efficiency, exfoliation with the n lateral electrode 12 and the n side leadframe can be made hard to produce, and the yield can be made high.

[0043]Although the mount auxiliary sides 16A, 16B, 16C, and 16D show the example which becomes almost vertical by drawing 9, this field can also be made to incline slightly so that the rear-face 10R side by the side of figure Nakagami may become large. If it does in this way, when stiffening the above-mentioned Ag paste by heat treatment, it can prevent effectively creeping up on the sides 10A, 10B, 10C, and 10D in which a silver pace serves as an optical drawing side with surface tension.

[0044]In the element of drawing 9, the same unevenness as the sides 10A, 10B, 10C, and 10D can also be provided in the mount auxiliary sides 16A, 16B, 16C, and 16D. If unevenness is provided, the above-mentioned Ag paste **** going up can be prevented still more effectively. Concavo-convex formation on these mount auxiliary sides 16A, 16B, 16C, and 16D can be performed by the same method as concavo-convex formation on the sides 10A, 10B, 10C, and 10D. When the mount auxiliary sides 16A, 16B, 16C, and 16D become almost vertical, unevenness can be formed in the four mount auxiliary sides 16A, 16B, 16C, and 16D almost uniformly also by the method by wet etching.

[0045](A 2nd embodiment) A 2nd embodiment is performing concavo-convex formation using the pyrolysis of the GaP crystal 11 in a MOCVD furnace so that drawing 10 may show. The shape of an element is the same as drawing 1 and drawing 2. About a manufacturing method, it is the same as that of (drawing 3 - drawing 6, drawing 8), and a 1st embodiment except concavo-convex formation. Below, drawing 10 is made reference and a concavo-convex formation method is explained.

[0046]First, a wafer is introduced into a MOCVD furnace after removing the crushing layer of the half dicing part of a wafer by etching of a chloride system like a 1st embodiment, covering by the SiO₂ film 20. Next, hydrogen and PH₃ are supplied in a furnace and the pyrolysis of GaP substrate 10 of the field of which SiO₂ covering is not done is carried out by carrying out temperature up of the wafer temperature. On these conditions, a pyrolysis begins from about 350 substrate temperature, comparatively high P of steam pressure is

emitted to the crystal exterior, and Ga which remained combines with neighboring Ga, forms a droplet, and remains on a field. The quantity and speed of P omission can be adjusted by being able to control the size and density of this Ga droplet by substrate temperature and a heating up time, and mixing PH₃ in a controlled atmosphere here, and controlling a mixed amount. For example, when a controlled atmosphere is made only into hydrogen and there are too many amounts of omissions of P, the amount of omissions of P can be lessened by mixing PH₃ in hydrogen of a controlled atmosphere. Control of Ga droplet is attained by such control. When the conditions actually used this time performed wafer temperature of 700 **, and heat treatment for 5 minutes in the controlled atmosphere which mixed 5% of PH₃ in hydrogen, they were able to form height -0.5micrometer Ga droplet by the density of a 1x10⁸ individual / cm² on the field.

[0047]Next, the place which picked out this wafer from the MOCVD furnace and etched with the etching reagent of a chloride system, The field where Ga droplet exists differed in the etch rate from the field which is not so, and more than height 1 / 10lambda were able to form two or more rugged structure below 3 lambda in the sides 10A, 10B, 10C, and 10D of GaP substrate 10. Since Ga droplet serves as optical absorption, it is kept from remaining as much as possible in the case of the above-mentioned etching.

[0048]It was thought that the pyrolysis of GaP explained above had to be prevented as much as possible in order to worsen the characteristic of an element conventionally; however, this invention person -- a Prior art -- it was contrary to common sense, and using the pyrolysis of this GaP positively, it is that this forms unevenness and learning of an element with the high characteristic being obtained was carried out uniquely. According to this invention person's experiment, desired unevenness has been formed by carrying out the pyrolysis of the mixed gas of V group material and hydrogen containing P, or the hydrogen as a controlled atmosphere at not less than 350 ** the temperature of 1000 ** or less.

[0049](A 3rd embodiment) By a 3rd embodiment, after depositing / vapor-depositing a metal membrane, it describes about how to form unevenness by etching the metal membrane.

[0050]The braid which is the degree of knife angle of 60 degrees performs half dicing to a GaP crystal surface, and a V groove is formed in it so that drawing 11 may show. Next, about 50 nm of aluminum is formed by vacuum deposition or weld slag all over a V groove being included. Then, by dipping chloride in the solution used as the main ingredients, when aluminum metal is etched, the reaction on the surface of GaP is promoted, and random surface etching takes place. It is possible to promote a reaction more by heat-treating the substrate with which said aluminum was vapor-deposited at more than -200 **, and dipping in the solution which uses chloride as the main ingredients. Rugged structure is producible to a GaP crystal surface by this. Although aluminum was used as metal for vacuum evaporation in this embodiment, metal, such as Ti, Sn, Ag, and Au, may be used.

[0051]In the element of drawing 11, each sides 10A, 10B, 10C, and 10D are making the rear face 10R and the angle of 60 degrees. Therefore, the field where 15 degrees of the 1st side 10A inclined from the field (1-11), the field where the 2nd side 10B inclined from the field (11-1) in a field (111) and 15 degrees of the 3rd side 10C, and the 4th side 10D turn into a field sloping from the field (1-1-1) 30 degrees. For this reason, it was very difficult for the plane direction of each side to come out scatteringly, and to form unevenness in the homogeneity of each side in the formation method of unevenness by the conventional wet etching, for a certain reason. However, unevenness can be formed in any side, if the method of etching the metal membrane is used like this embodiment after depositing / vapor-depositing a metal membrane.

[0052](A 4th embodiment) A 4th embodiment describes formation of the rugged structure which used the sandblasting method.

[0053]The explanatory view about processing by the sandblasting method is shown in drawing 12. Here, the case where unevenness is formed in the 2nd side 10B is made into an example, and it explains. In drawing 12, after forming the ohmic electrodes 12 and 13 in the principal surface 10M and the rear face 10R of GaP substrate 10, the protection resist 20 is formed in the p type electrode 13 surface, the n lateral electrode 12 is stuck on the pressure sensitive adhesive sheet 25, and dicing separates into each chip. Sand blast processing is performed to the tip side side 10B in this state. Unevenness of several micrometer size is formed in the tip side side 10B by particle diameter's being 2-3 micrometers including alumina, and making the particles to spray into air pressure 3 kgf/cm². At this time (111), the field near P side is exposed at a fixed rate. If a tip side side is immersed in the chloride heated at about 60 ** in such a top, this (111) P side will be etched into the fine-irregularities side where the needlelike projection of submicron size crowded.

[0054]As mentioned above, if alumina whose particle diameter is 2-3 micrometers is used as particles to spray, good one will be considered to be because for the hardness of alumina, weight, specific gravity, etc. to be suitable for formation of the unevenness to GaP substrate 10.

[0055](A 5th embodiment) A 5th embodiment describes formation of the rugged structure which used the special braid.

[0056]When performing half dicing shown in drawing 6, a cutting section like drawing 13 (c) is formed in GaP substrate 10 with the braid which has sectional shape as shown in drawing 13 (a). Or request number-of-sheets preparation of the braid with which thickness as shown by drawing 13 (b) differs is carried out, it cuts sequentially from a braid with small width, and a crystal section like drawing 13 (c) is formed. The countless field where directions differ is formed in a cutting crystal face by performing these cutting [like] to a crystal. The field by which frothed processing was carried out can be acquired by etching into the cutting surface acquired at the above-mentioned process using the etching reagent which acts only on a field, for example (111).

[0057](A 6th embodiment) A 6th embodiment describes formation of the rugged structure by optical exposure etching.

[0058]The imaged figure of processing by optical exposure etching is shown in drawing 14. The luminous layer 11 of a LED tip is fixed to the pressure sensitive adhesive sheet 25, and the principal surface M of GaP substrate 10 is protected by the protection resist 20. When etching the sides 10A, 10B, 10C, and 10D of this LED tip with the etching reagent 35, a powerful light like the halogen light 30 is irradiated with and etched. The field in which frothed processing was carried out by this on the sides 10A, 10B, and 10C and 10D can be acquired.

[0059](A 7th embodiment) A 7th embodiment describes formation of the rugged structure by the pressing method.

[0060]Prepare the metallic mold 40 which has beforehand the metallic mold 40A (frothed processing was performed to the field which touches a crystal) like drawing 15 (b), and like drawing 15 (a), It can press in the sides 10A, 10B, 10C, and 10D of the wafer by which the dicing process was carried out, and the field by which frothed processing was carried out can be acquired by transferring Frost-like unevenness into a crystal (press). When pressing, it heats beforehand till the softening temperature when a crystal becomes soft about the plinth 45, the wafer 10, and the metallic mold 40.

[0061]

[Effect of the Invention]According to the manufacturing method of the semiconductor light emitting element of this invention, formation of rugged structure is attained to any fields of the side of the GaP substrate which consists of a different plane direction. For this reason, the unevenness for making optical extraction efficiency high can be formed in the side of this GaP substrate almost uniformly, using a transparent GaP substrate, and an element with high luminosity can be provided.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]The conceptual perspective view of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 2]The conceptual sectional view of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 3]The conceptual sectional view showing the manufacturing method of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 4]The figure which follows drawing 3 with the conceptual sectional view showing the manufacturing method of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 5]The figure which follows drawing 4 with the conceptual sectional view showing the manufacturing method of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 6]The figure which follows drawing 5 with the conceptual sectional view showing the manufacturing method of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 7]The figure which follows drawing 6 with the conceptual sectional view showing the manufacturing method of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 8]The figure which follows drawing 7 with the conceptual sectional view showing the manufacturing method of the semiconductor light emitting element of a 1st embodiment of this invention.

[Drawing 9]The figure for explaining the semiconductor light emitting element of the modification of a 1st embodiment of this invention.

[Drawing 10]The figure for explaining the manufacturing method of the semiconductor light emitting element of a 2nd embodiment of this invention.

[Drawing 11]The figure for explaining the manufacturing method of the semiconductor light emitting element of a 3rd embodiment of this invention.

[Drawing 12]The figure for explaining the manufacturing method of the semiconductor light emitting element of a 4th embodiment of this invention.

[Drawing 13]The figure for explaining the manufacturing method of the semiconductor light emitting element of a 5th embodiment of this invention.

[Drawing 14]The figure for explaining the manufacturing method of the semiconductor light emitting element of a 6th embodiment of this invention.

[Drawing 15]The figure for explaining the manufacturing method of the semiconductor light emitting element of a 7th embodiment of this invention.

[Drawing 16]The conceptual sectional view of the conventional semiconductor light emitting element.

[Drawing 17]The figure for explaining the plane direction of a crystal.

[Description of Notations]

10 GaP substrate

10A The 1st side

10B The 2nd side

10C The 3rd side

10D The 4th side

10M Principal surface (the 2nd field)

10R Rear face (the 1st field)

11 Luminous layer

30 Halogen light

35 Etching reagent

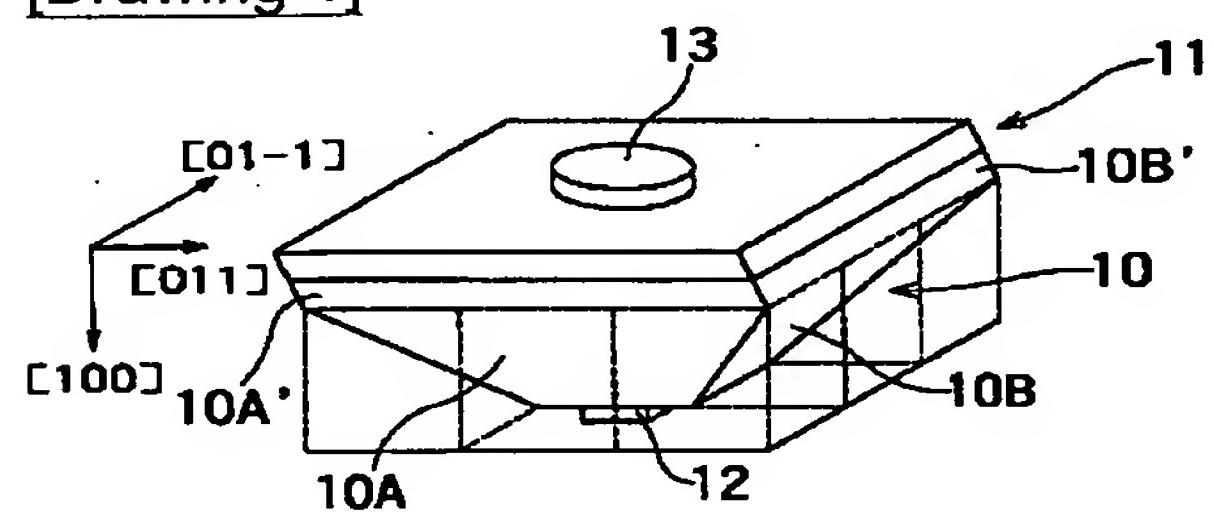
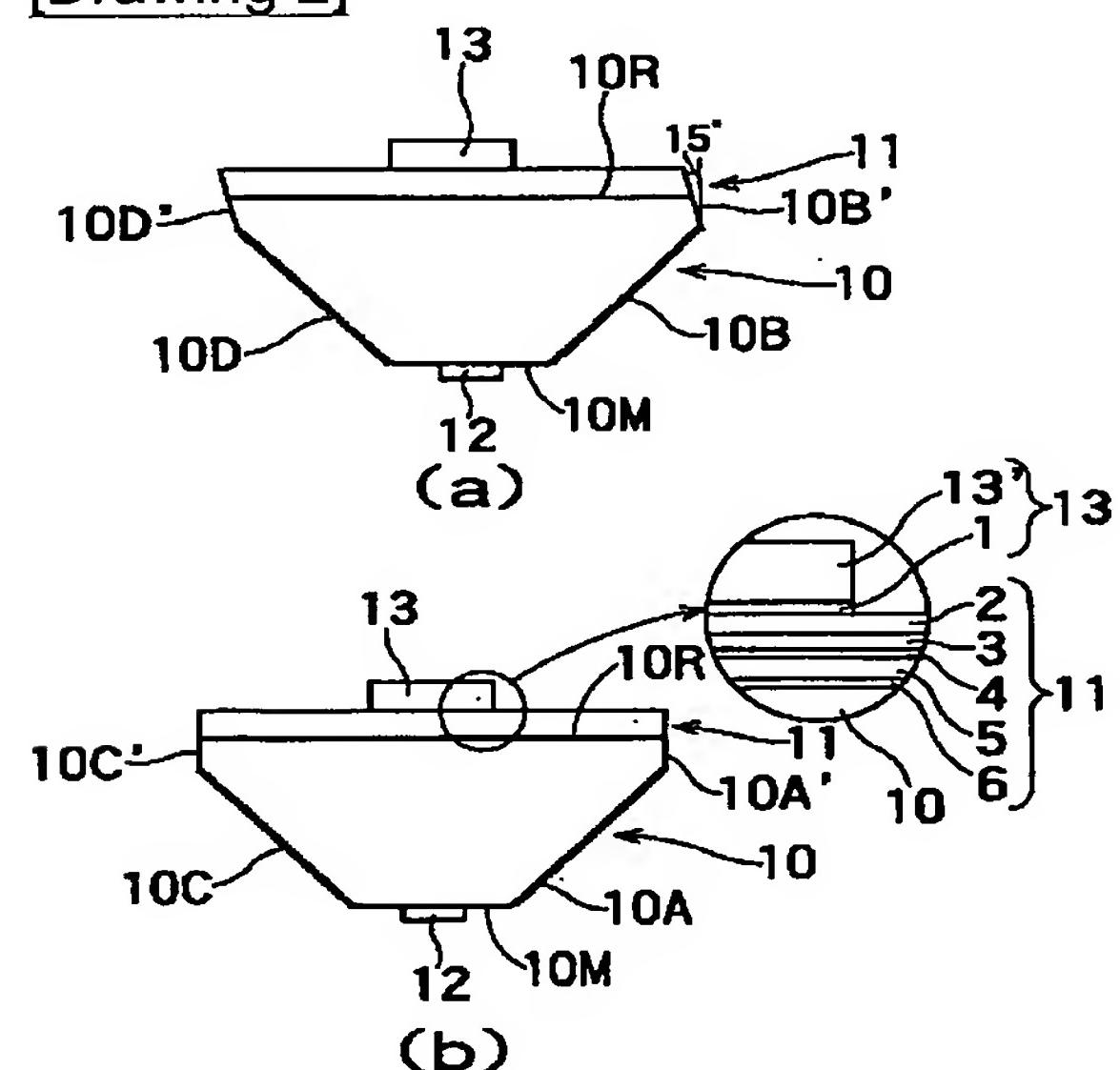
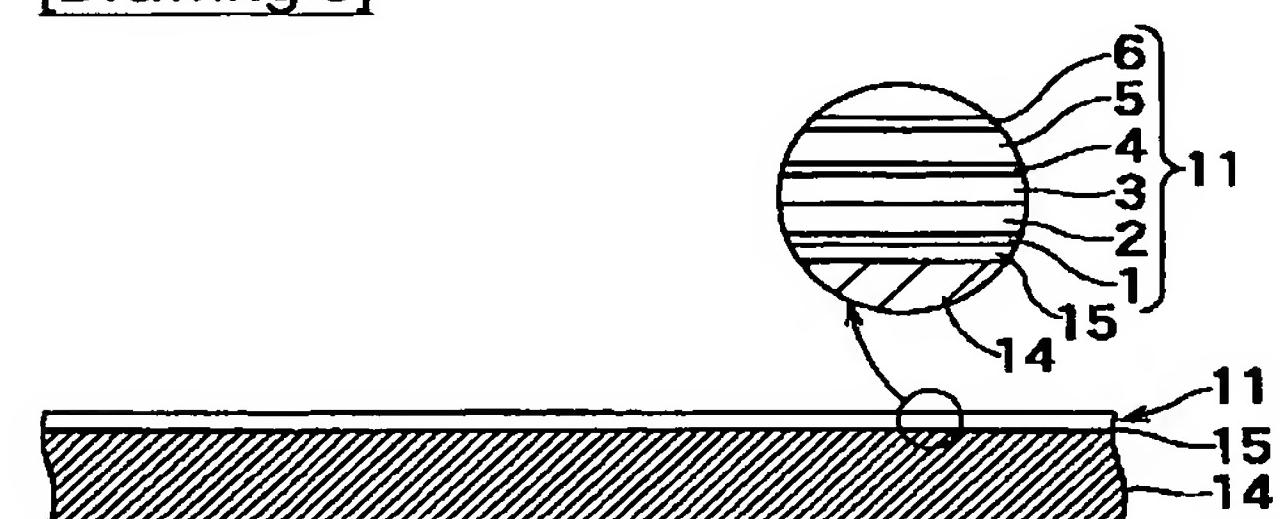
40 Metallic mold

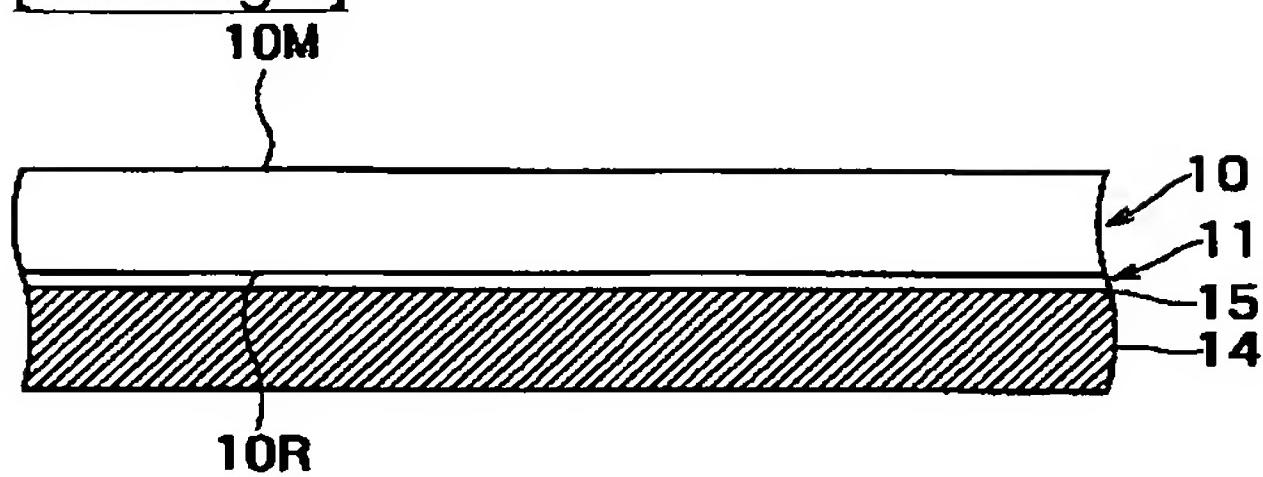
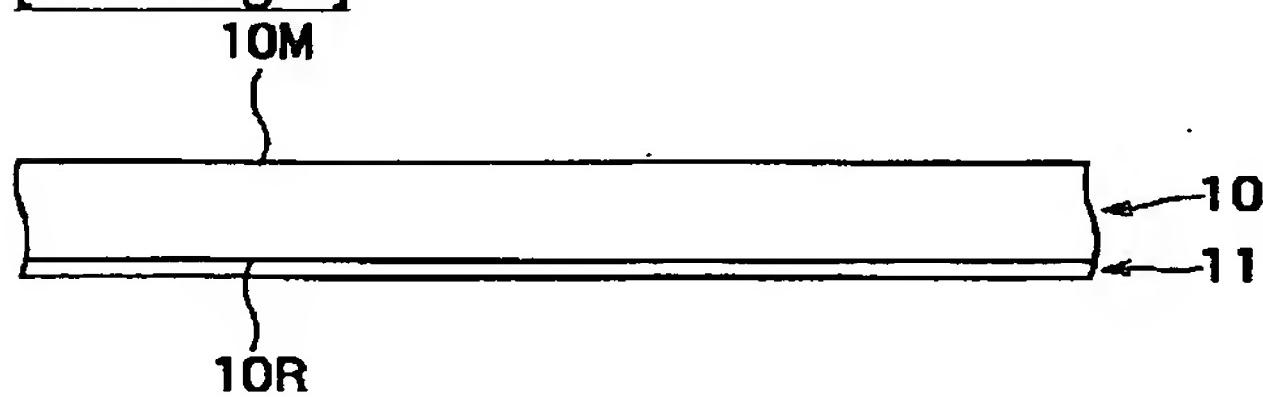
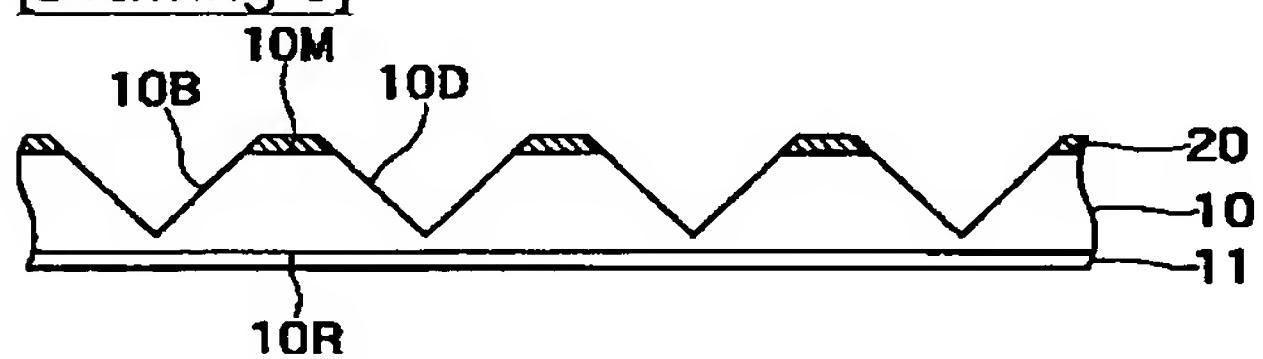
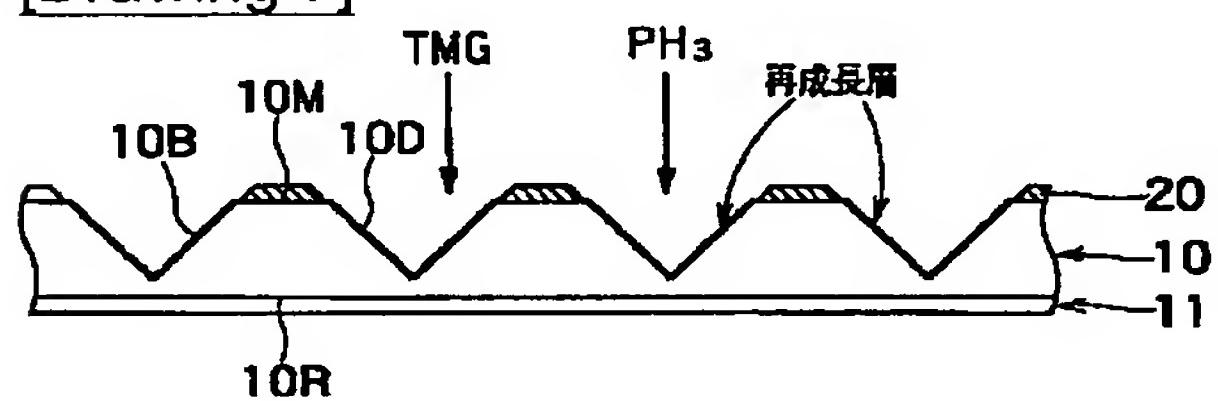
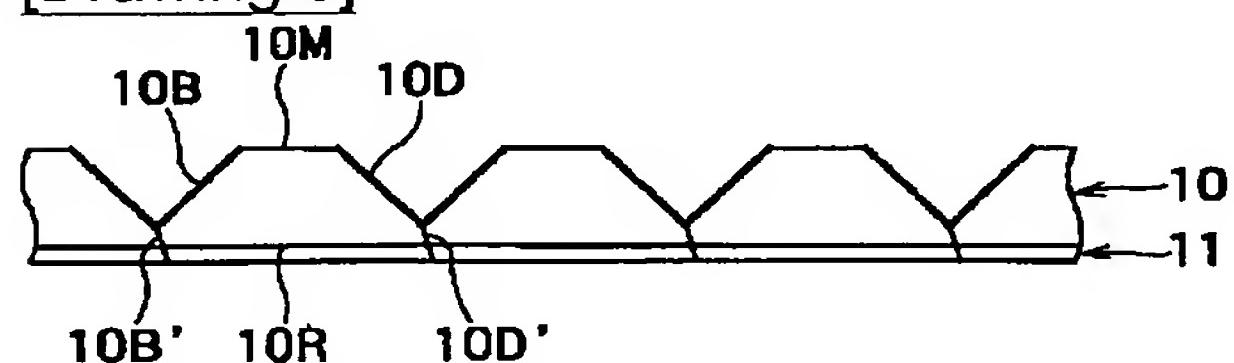
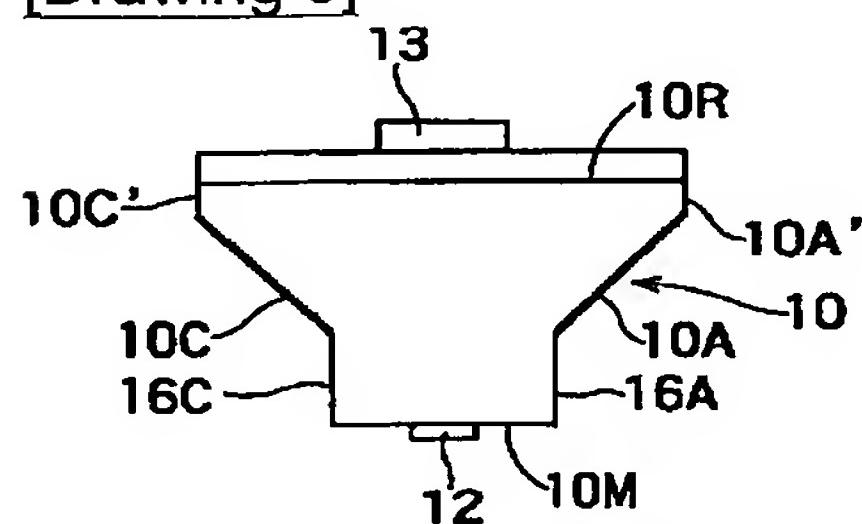
[Translation done.]

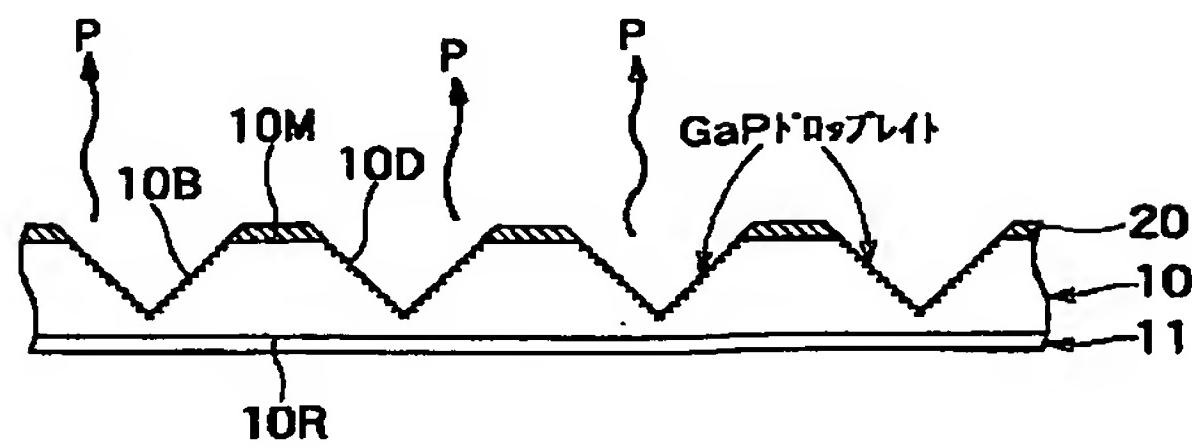
*** NOTICES ***

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

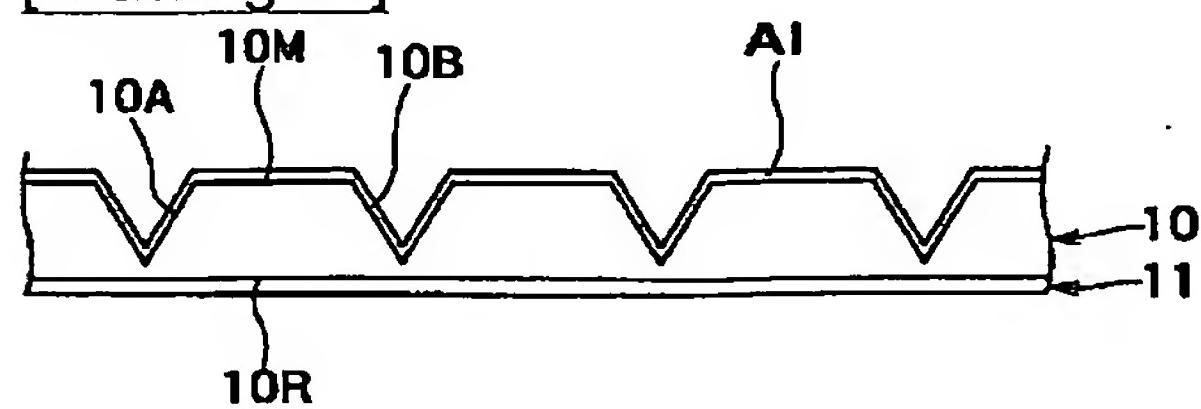
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS**[Drawing 1]****[Drawing 2]****[Drawing 3]**

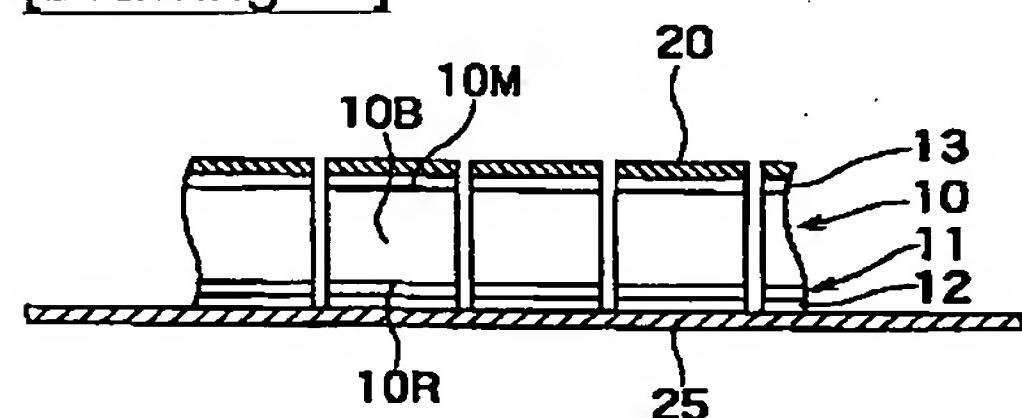
[Drawing 4][Drawing 5][Drawing 6][Drawing 7][Drawing 8][Drawing 9][Drawing 10]



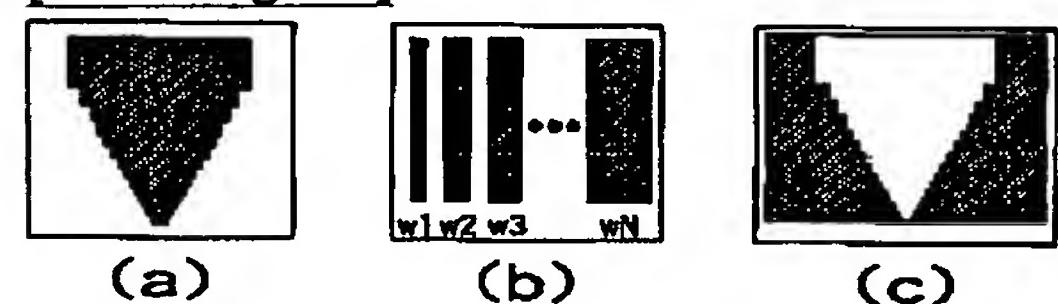
[Drawing 11]



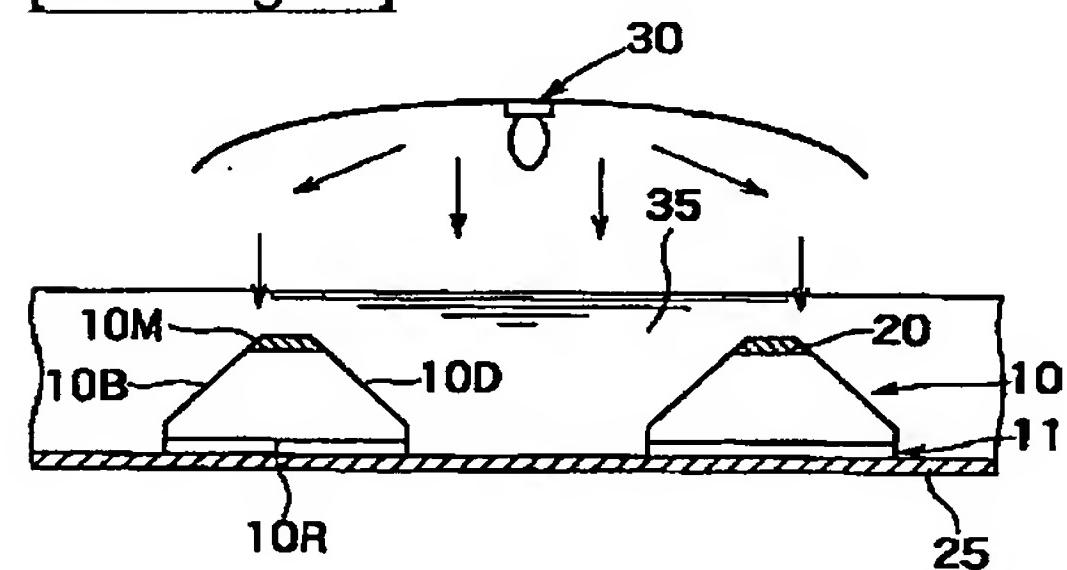
[Drawing 12]



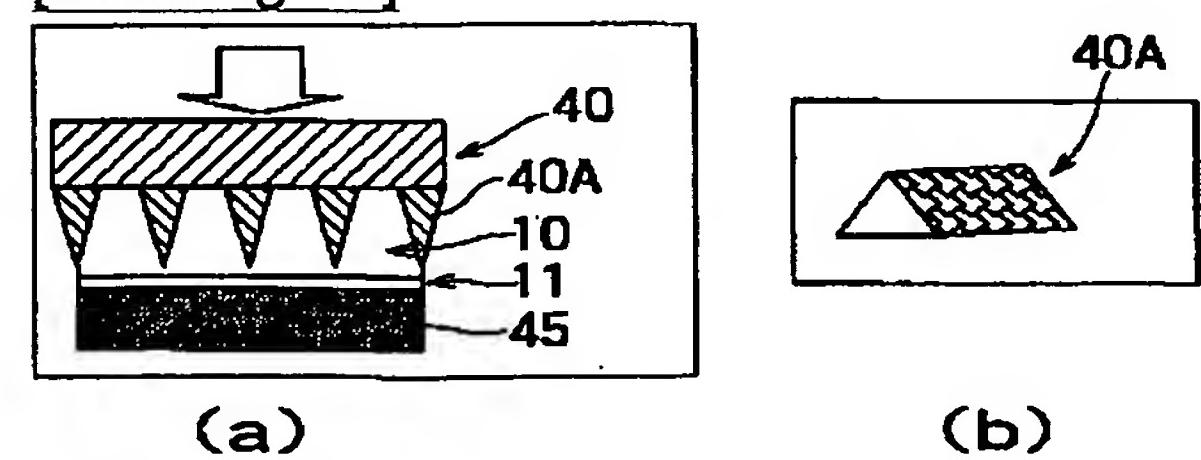
[Drawing 13]



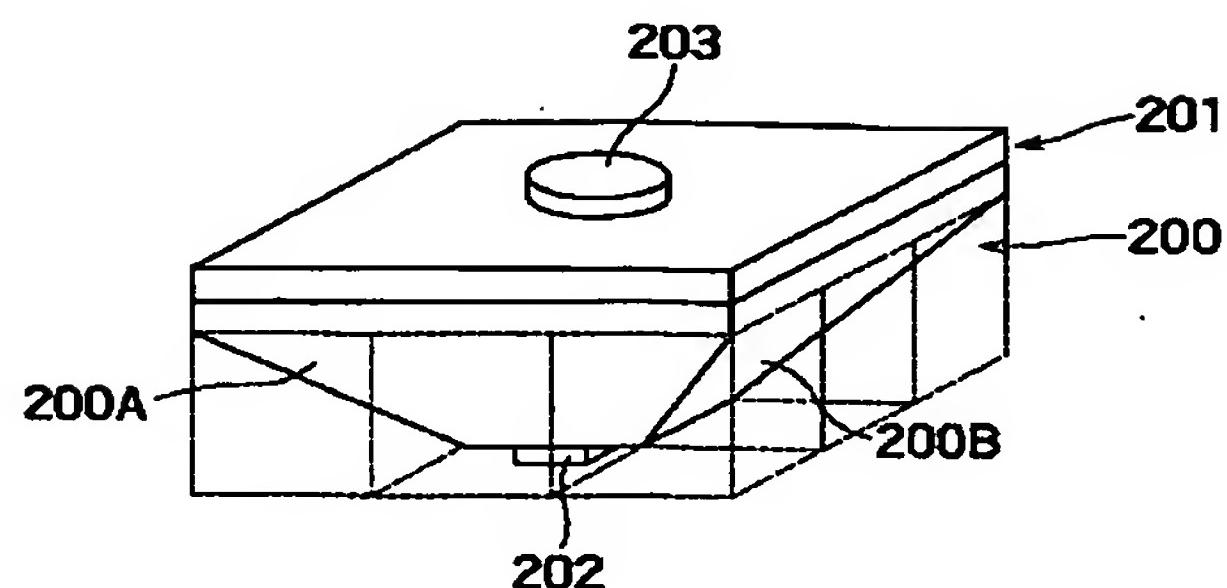
[Drawing 14]



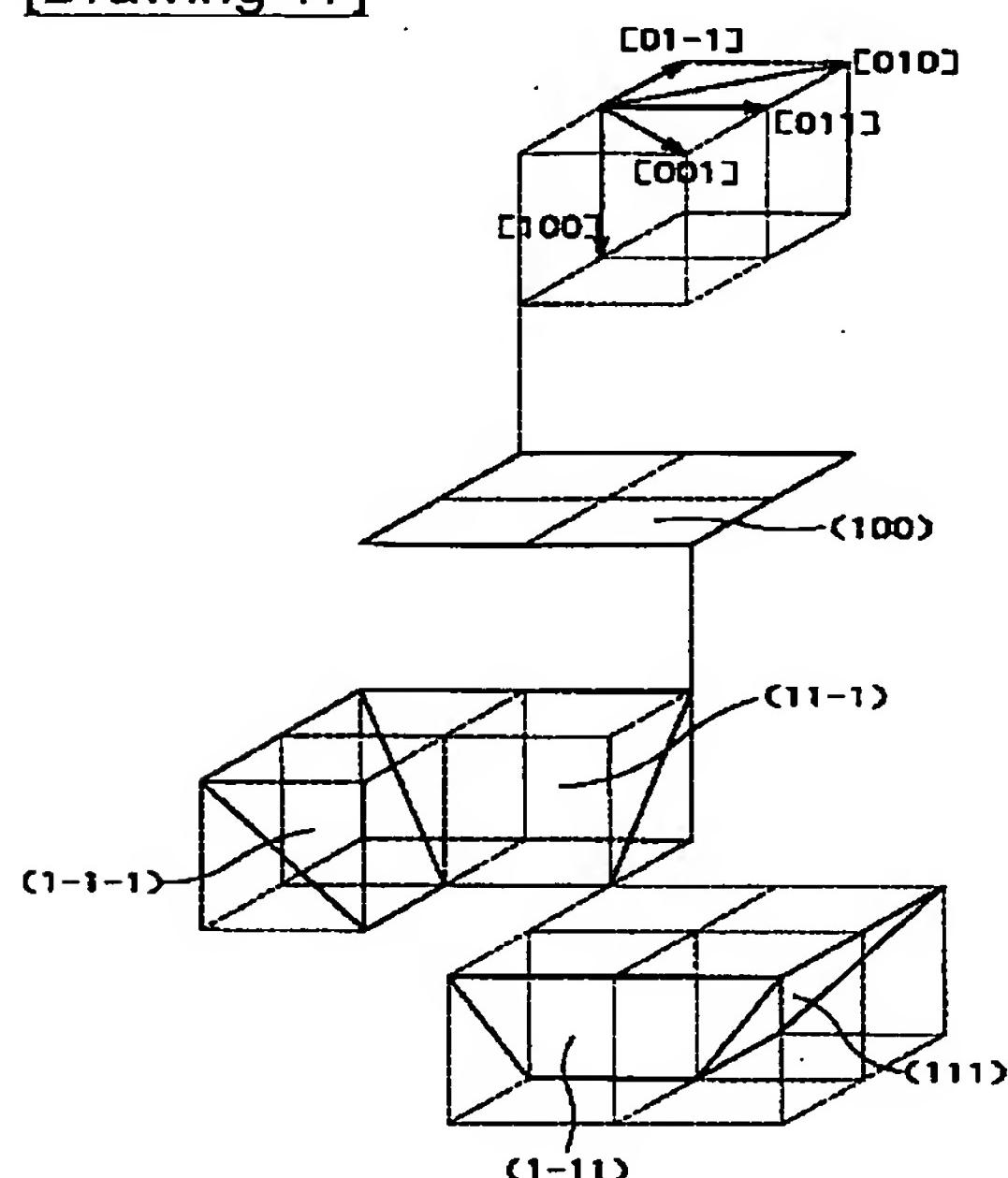
[Drawing 15]



[Drawing 16]



[Drawing 17]



[Translation done.]

*** NOTICES ***

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

WRITTEN AMENDMENT

[Written amendment]

[Filing date]April 22 (2003.4.22), Heisei 15

[Amendment 1]

[Document to be Amended]Specification

[Item(s) to be Amended]Claim

[Method of Amendment]Change

[Proposed Amendment]

[Claim(s)]

[Claim 1]It has a GaP substrate and a luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate by current injection,
Said GaP substrate,

The 1st field in which said luminous layer was provided,

The 2nd field that counters with said 1st field and has an area smaller than said 1st field,
Two or more sides in which inclined in said 2nd field so that each might narrow towards
said 2nd field, and ejected a part of light from said luminous layer outside, and two or more
unevenness was formed in the surface,

A ****(ing) semiconductor light emitting element.

[Claim 2]The semiconductor light emitting element according to claim 1, wherein each of
said side inclines at an almost equal angle to said 2nd field.

[Claim 3]The semiconductor light emitting element according to claim 1 or 2, wherein height
of unevenness of said plurality of more than 0.1lambda is below 3 lambda.

[Claim 4]The semiconductor light emitting element according to any one of claims 1 to 3 to
which said GaP substrate carries out that an angle theta (5 degrees <= theta<=20 degrees)
inclination is the OFF board carried out in the [011] directions with the feature from a field
(100).

[Claim 5]The semiconductor light emitting element according to any one of claims 1 to 3,
wherein said 2nd field of said GaP substrate is a field (100).

[Claim 6]The semiconductor light emitting element according to any one of claims 1 to 5,

wherein said luminous layer contains an InGaAlP layer.

[Claim 7]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is formed,

Two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate are formed,

A manufacturing method of a semiconductor light emitting element forming two or more unevenness in said two or more sides by re-growing up GaP by the MOCVD method with not less than 350 ** the growing temperature of 700 ** or less considering V group material including Lynn and a group III material containing gallium as material gas.

[Claim 8]A manufacturing method of the semiconductor light emitting element according to claim 7, wherein height of unevenness of said plurality of more than 0.1lambda is below 3 lambda.

[Claim 9]A manufacturing method of the semiconductor light emitting element according to claim 7 or 8 with which said GaP substrate carries out that an angle theta (5 degrees <= theta<=20 degrees) inclination is the OFF board carried out in the [011] directions with the feature from a field (100).

[Claim 10]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is formed,

Two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate are formed,

Mixed gas of V group material and hydrogen which include Lynn on said two or more sides, Or hydrogen as a controlled atmosphere at not less than 350 ** the temperature of 1000 ** or less. A manufacturing method of a semiconductor light emitting element forming two or more unevenness by carrying out the pyrolysis of said side of said GaP substrate, and carrying out etching removal of drops REITO which consists of gallium which remained by said pyrolysis with an etching reagent.

[Claim 11]A manufacturing method of the semiconductor light emitting element according to claim 10, wherein height of unevenness of said plurality of more than 0.1lambda is below 3 lambda.

[Claim 12]A manufacturing method of the semiconductor light emitting element according to claim 10 or 11 with which said GaP substrate carries out that an angle theta (5 degrees <= theta<=20 degrees) inclination is the OFF board carried out in the [011] directions with the feature from a field (100).

[Claim 13]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is

formed,

Two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate are formed,

A manufacturing method of a semiconductor light emitting element forming two or more unevenness by forming in said two or more sides a metal layer which consists of aluminum, Ti, Sn, Ag, or Au by vacuum deposition or weld slag, and carrying out etching removal of said metal layer with an etching reagent.

[Claim 14]A manufacturing method of the semiconductor light emitting element according to claim 13, wherein height of unevenness of said plurality of more than 0.1lambda is below 3 lambda.

[Claim 15]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is formed,

Two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate are formed,

A manufacturing method of a semiconductor light emitting element forming two or more unevenness by spraying particles containing with a not less than 2-micrometer diameter [3 micrometer or less] alumina on said two or more sides, and etching with an etching reagent.

[Claim 16]A manufacturing method of the semiconductor light emitting element according to claim 15, wherein height of unevenness of said plurality of more than 0.1lambda is below 3 lambda.

[Claim 17]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is formed,

Two or more sides in which incline at a mutual almost equal angle and it has two or more unevenness so that it may narrow towards said 2nd field in said GaP substrate are formed using a dicing blade which has two or more unevenness on the surface,

A manufacturing method of a semiconductor light emitting element etching said two or more sides with an etching reagent, and forming two or more unevenness in said two or more sides.

[Claim 18]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is formed,

Two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate are formed,

A manufacturing method of a semiconductor light emitting element forming two or more

unevenness in said two or more sides by etching with an etching reagent, irradiating with halogen light.

[Claim 19]A luminous layer which emits light of the wavelength lambda which penetrates said GaP substrate on the 1st [of a GaP substrate which has the 1st field and the 2nd field that counters with said 1st field and has an area smaller than said 1st field / said] field is formed,

Two or more sides which incline at a mutual almost equal angle so that it may narrow towards said 2nd field in said GaP substrate are formed,

A manufacturing method of a semiconductor light emitting element which heats till softening temperature to which a GaP crystal becomes soft at said two or more sides, and is characterized by forming two or more unevenness in said two or more heated sides by pressing a metallic mold which has two or more unevenness on the surface.

[Translation done.]